LCD Module Technical Specification
液晶表示モジュール仕様書

First Edition 初版作成
Nov. 10, 2010

Final Revision 最終改訂
Apr. 12, 2012

Type No. **T-55149GD030J-MLW-AMN**

Customer : **STANDARD ／スタンダード**

Customer's Product No : ----------

KYOCERA Display Corporation

Approved:	Toshiyuki Okamoto QUALITY ASSURANCE DIVISION
Checked:	Masayuki Kato Design Div.
Prepared:	Satoshi Sano Design Div.

APPROVED

By _____

Signature :
Date :

Please return this specification within two month with your signature.
If not returned within two month, specification will be considered
as having been accepted.
受領印ご押印の上、作成日から２ヶ月以内に、弊社担当者までご返却ください。
ご返却なき場合は、問題ないものとして取り扱い処理させて頂きます。

Table of Contents（目次）

1. Application（適用）……3
2. General Specifications（一般仕様）……3
3. Operating Conditions（環境条件）……4
4. Dimensinal Outline（外観図）……5
5. Block Diagram（ブロックダイヤグラム）……6
6. I/O Terminal（Ｉ／Ｏ端子）……7
7. Electrical Specifications（電気的特性）……10
8. Optical Specifications（光学仕様）……33
9. Test（試験）……41
10. Appearance Standards（外観規格）……43
11. Code System of Production Lot（製造ロット番号）……52
12. Type Number（製品型式）……52
13. Applying Precautions（運用上の注意）……52
14. Precautions Relating Product Handling（製品取扱い上の注意）……53
15. Warranty（保証条件）……56

Revision History（改訂履歴）

Rev.（改版）	Date（改定日）	Page（ページ）	Comment（内容）
1	Apr. 12. 2012	-	Changing company's name（社名変更）

1.Application（適用）

This specification applies to 3.0”color TFT-LCD module with Capacitive sensors Touch Switch module (T-55149GD030J-MLW-AMN).
本仕様書は、弊社の静電容量方式のタッチスイッチモジュール付 TFT-LCD モジュール(品番：T-55149GD030J-MLW-AMN)に適用する。

2.General Specifications（一般仕様）

Dot Pixels （画 素 数）	:	240×3 [R.G.B.] (W) × 400 (H) dots
Dot Size （ドットサイズ）	:	0.054 (W) × 0.162 (H) mm
Pixel Arrangement （画素配列）	:	RGB-Stripe(RGB ストライプ)
Color Depth （色数）	:	262144 color
Viewing Area （有効視野範囲）	:	38.88 (W) × 64.8 (H) mm
Outline Dimensions* （外形寸法）	:	47.28 (W) × 76.4* (H) × 5.34max.** (D) mm * Without FPC **Without Hook
Weight(重量)	:	31.4g max.
LCD Type （LCD タイプ）	:	ASS-25521 （TFT / Normally white-mode（ノーマリーホワイト） / Semi-Transflective（半透過型））
Viewing Direction （視角）	:	6:00
TFT Driver	:	Controler driver R61509（RENASAS／ルネサス製） （コントロール LSI）
Data Transfer （データ転送方式）	:	18 / 16 / 9 / 8-bit 80 system （80 系 18 / 16 / 9 / 8-bit インターフェース） Serial（シリアルインターフェース） 18 / 16 / 6-bit RGB I/F（18 / 16 / 6-bit RGB インターフェース）
Back-light （バックライト）	:	LED Back-light / White（LED バックライト／ホワイト）
Lead free	:	Our product corresponds to lead free. Lead free is defined as below: 1) The solder used in the LCD module. 2) Electrical components (Terminal section) used in the LCD module. Any lead used within the electrical component does not apply to our module definition of lead free.

鉛フリー　：　本製品は、鉛フリーに対応しております。
当社の鉛フリーの定義は以下の通りです。
1）液晶モジュールに使用している「半田」
2）液晶モジュールに使用している「電子部品（端子部分）」
但し、電子部品内部に含まれている鉛は対象外とします。

RoHS regulation　：　To our best knowledge, this product satisfies materialrequirement of RoHS regulation.
Our company is doing the best efforts to obtain the equivalent certificate from our suppliers.

RoHS 規定　：　当社の認知する限りにおいて、本製品は RoHS 規定の主要要件を満たしていると認識しております。
当社としては、部材メーカー等に対して同様の保証を求めるべく最大限の努力を行っております。

＜Touch Switch（タッチスイッチ）＞

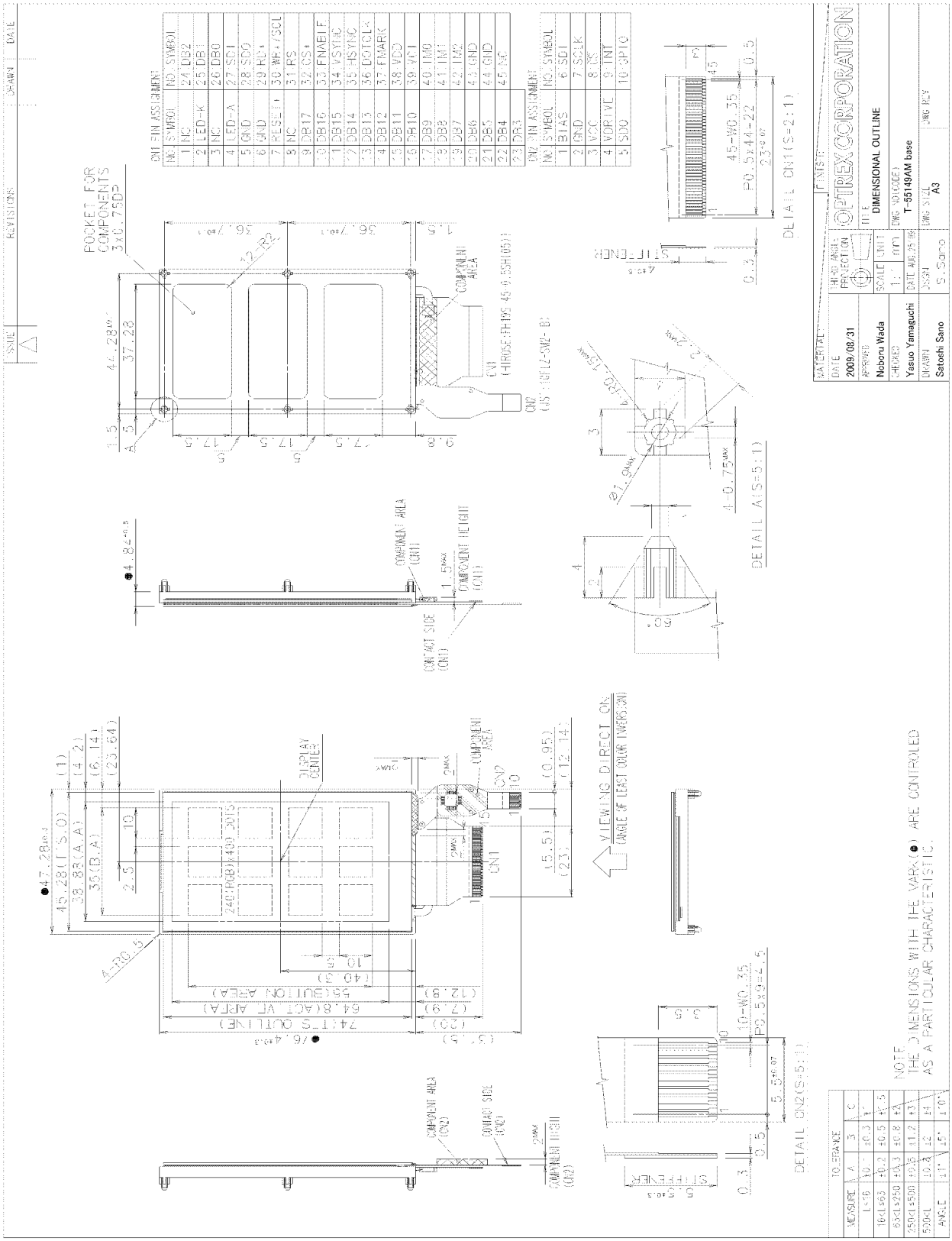
Screen Size（適用画面サイズ）　：　3.0 inches（インチ）
SW Active Area（有効動作領域）　：　35.0(W) x 55.0(H) mm
Number of Switch（SW 数）　：　12Point
Interface（インターフェイス）　：　SPI

3.Operating Conditions（環境条件）

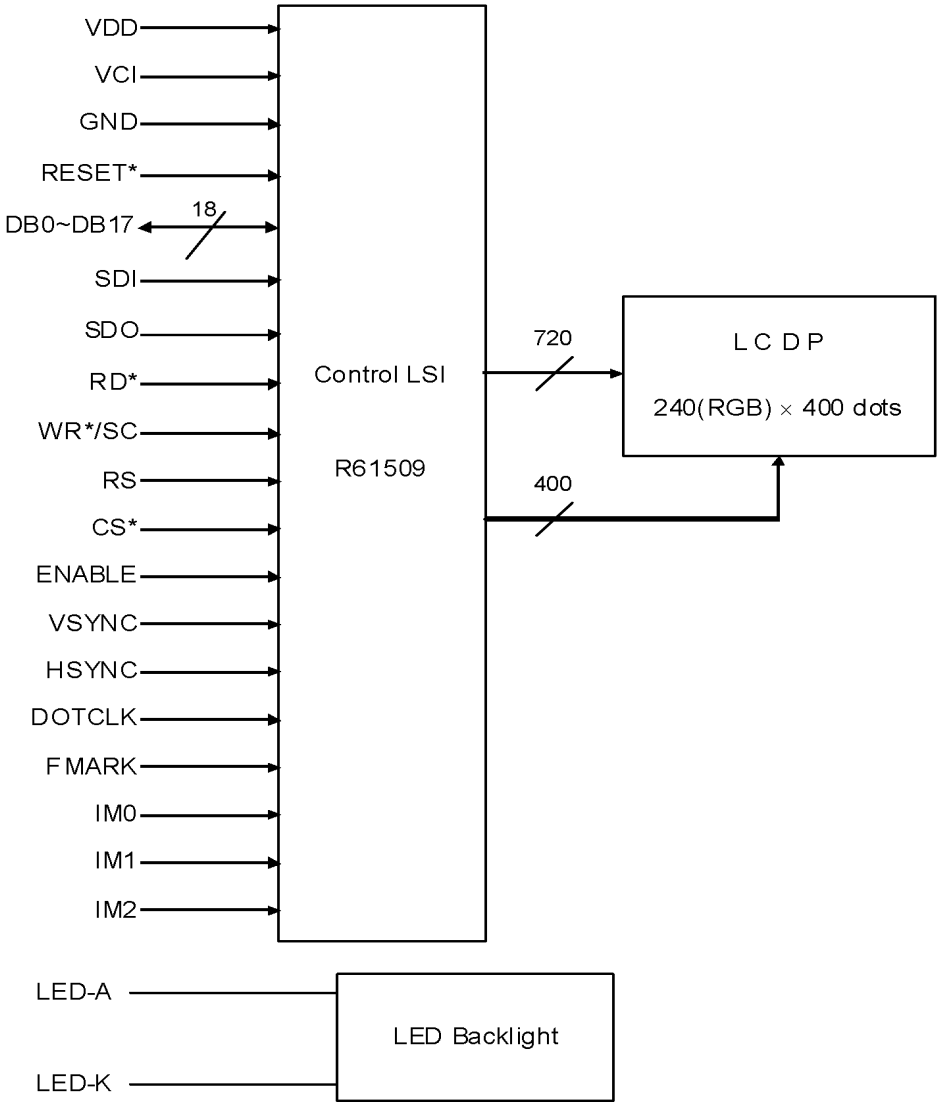
Item（項目）	Conditions（条件）	Temperature Range（温度範囲）	Remark（備考）
Operating Temperature Range（動作温度範囲）	PNL Surface（パネル表面）	–20～70°C	Note1,2（注 1, 2）
Storage Temperature Range（保存温度範囲）	PNL Surface（パネル表面）	–30～80°C	Note1,2（注 1, 2）

Note1: Operating temperature range defines the operation only and the contrast, response time and other display optical characteristics are set at Ta=+25°C.
注１: 動作温度範囲は、動作のみを保証する温度であり、コントラスト、応答速度、その他の表示品位、光学性能はTa=+25°Cにて判定します。
Note2: Non condensing.
注２: 結露なきこと。

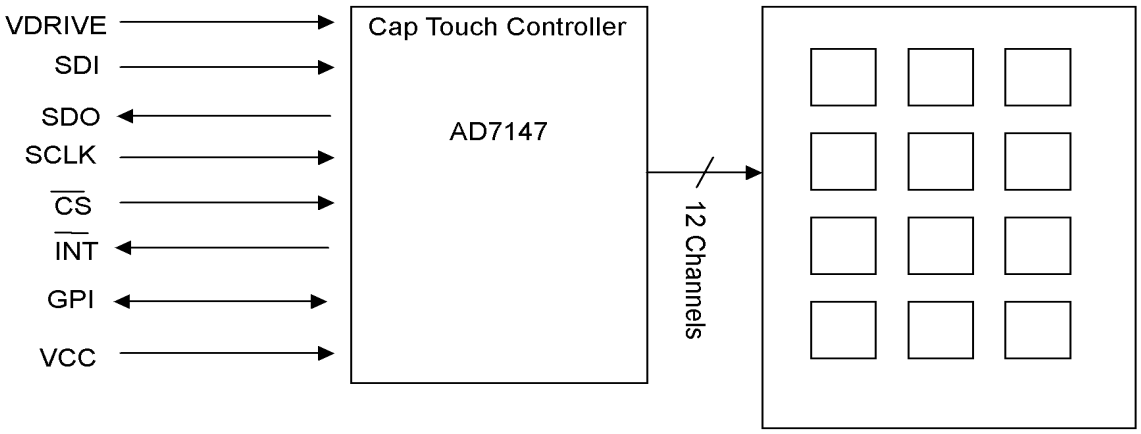
4.Dimensinal Outline（外観図）



5.Block Diagram（ブロックダイヤグラム）



＜Touch Switch（タッチスイッチ）＞



6.I/O Terminal（Ｉ／Ｏ端子）

6.1.CN1 Pin Assignment（CN1 端子名）

Corresponding Connector(適合コネクタ): HIROSE(ヒロセ電機): FH19S-45S-0.5SH (05)

No.	Symbol（記号）	Functional Description （機　能　説　明）
1	NC	Non Connection（未使用端子）
2	LED-K	LED Cathode（LED カソード端子）
3	NC	Non Connection（未使用端子）
4	LED-A	LED Anode（LED アノード端子）
5	GND	Power Supply (0V, GND) （電源 (0V, GND)）
6	GND	Power Supply (0V, GND) （電源 (0V, GND)）
7	RESET*	Reset Signal L : Reset （リセット信号 L：リセット）
8	NC	Non Connection（未使用端子）
9	DB17	18-bit parallel bi-directional data bus for 80-system interface operation
10	DB16	（80 系インターフェース動作時の 18bit の双方向データバス）
11	DB15	8 bit I/F : DB17-DB10 are used.
12	DB14	（8 ビットインターフェース: DB17-DB10 を使用）
13	DB13	9 bit I/F : DB17-DB9 are used.
14	DB12	（9 ビットインターフェース: DB17-DB9 を使用）
15	DB11	16 bit I/F : DB17-DB10 and DB8-DB1 are used.
16	DB10	（16 ビットインターフェース: DB17-DB10 と DB8-DB1 を使用）
17	DB9	18 bit I/F : DB17-DB0 are used.
18	DB8	（18 ビットインターフェース: DB17-DB0 を使用）
19	DB7	18-bit parallel bi-directional data bus for RGB interface operation
20	DB6	（RGB インターフェース動作時の 18 ビットの双方向データバス）
21	DB5	6 bit I/F : DB17-DB12 are used.
22	DB4	（6 ビットインターフェース: DB17-DB12 を使用）
23	DB3	16 bit I/F : DB17-DB13 and DB11- DB1 are used.
24	DB2	（16 ビットインターフェース: DB17-DB13 と DB11- DB1 を使用）
25	DB1	18 bit I/F : DB17-DB0 are used.
26	DB0	（18 ビットインターフェース: DB17-DB0 を使用）
27	SDI	Serial Data Input（シリアルデータ入力）
28	SDO	Output for Serial Data（シリアルデータ出力）
29	RD*	Read Control Input L:Active （リード信号 L：選択）
30	WR*/SCL	Write Control Input L:Active / Input for Serial Clock （ライト信号 L：選択／シリアルクロック入力）
31	RS	Reister Select Input（レジスタセレクト入力）
32	CS*	Chip Select Input L:Active（チップセレクト信号 L：選択）

No.	Symbol（記号）	Functional Description （機　能　説　明）
33	ENABLE	Data enable signal for RGB interface （データイネーブル信号）
34	VSYNC	Vertical sync signal for RGB interface（垂直同期信号）
35	HSYNC	Horizontal sync signal for RGB interface（水平同期信号）
36	DOTCLK	Clock signal for sampling catch data signal （ドットクロック信号）
37	FMARK	First Line Marker(Indicates Start of Frame) （フレーム先頭パルス出力）
38	VDD	Power Supply to the Intrface Pins （インターフェースピン用電源）
39	VCI	Power Supply to the LCD and Intrnal Logic （液晶及び内部ロジック用電源）
40	IM0	Select a mode to Interface to an MPU.In serial interface operation, the IM0 pin is used to set the ID bit of device code.
41	IM1	（MPU とのインターフェースモード選択。シリアルインターフェース動作時 IM0 端子はデバイス ID コードが設定されます。）
42	IM2	

IM2	IM1	IM0	Interface Mode （インターフェースモード）	DB Pin	Colors (色数)
0	0	0	80-system 18-bit interface （80 系 18bit ｲﾝﾀｰﾌｪｰｽ）	DB17-0	262,144
0	0	1	80-system 9-bit interface （80 系 9bit ｲﾝﾀｰﾌｪｰｽ）	DB17-9	262,144
0	1	0	80-system 16-bit interface （80 系 16bit ｲﾝﾀｰﾌｪｰｽ）	DB17-10 DB8-1	262,144
0	1	1	80-system 8-bit interface （80 系 8bit ｲﾝﾀｰﾌｪｰｽ）	DB17-10	262,144
1	0	(*ID)	Clock synchronous serial （クロック同期シリアル）	-	65,536
1	1	0	Setting Disabled（設定不可）	-	-
1	1	1	Setting Disabled（設定不可）	-	-

43	GND	GND
44	GND	GND
45	NC	Non Connection（未使用端子）

CN2 Pin Assignment（CN2 端子名）

Used FPC（使用 FPC）: P0.5mm, 10pin,T=0.5mm
Corresponding Connector（適合コネクタ）: 6240 Series (ELCO)

No.	Symbol（記号）	Functional Description （機　能　説　明）
1	BIAS	Bias node for internal circuitry（内部回路のﾊﾞｲｱｽ･ﾉｰﾄﾞ端子） 100nF capacitor is required to GND （GND との間に 100nF のｺﾝﾃﾞﾝｻが必要）
2	GND	round reference point for all circuitry（全回路のｸﾞﾗｳﾝﾄﾞ基準電源端子）
3	VCC	Power supply voltage（電源電圧）
4	VDRIVE	Serial interface operating voltage supply（ｼﾘｱﾙ･ｲﾝﾀｰﾌｪｲｽ用の電源端子）
5	SDO	Serial data output（ｼﾘｱﾙ･ﾃﾞｰﾀ出力）
6	SDI	Serial data input（ｼﾘｱﾙ･ﾃﾞｰﾀ入力）
7	SCLK	Clock input of the serial interface（ｼﾘｱﾙ･ｲﾝﾀｰﾌｪｲｽのｸﾛｯｸ入力）
8	/CS	Chip select signal for serial interface（ｼﾘｱﾙ通信用ﾁｯﾌﾟｾﾚｸﾄ信号）
9	/INT	General purpose open drain interrupt output（汎用ｵｰﾌﾟﾝ･ﾄﾞﾚｲﾝ割込み出力） A pull-up resistor is required. （ﾌﾟﾛｸﾞﾗﾏﾌﾞﾙ極性; ﾌﾟﾙｱｯﾌﾟ抵抗が必要）
10	GPIO	General purpose I/O port（汎用入出力ﾎﾟｰﾄ）

7.Electrical Specifications（電気的特性）

7.1.Absolute Maximum Ratings（絶対最大定格）

Ta=–20～70°C, GND=0V

Parameter（項 目）	Symbol（記 号）	Conditions（条 件）	Min.	Max.	Units（単位）
Supply Voltage（電源電圧）	VDD	-	-0.3	4.6	V
Supply for step-up Voltage（昇圧回路用電源電圧）	VCI	-	-0.3	4.6	V
Input Voltage（入力電圧）	V_{IN}	-	-0.3	VDD+0.3	V

＜Touch Switch（タッチスイッチ）＞

Ta=25°C, GND=0V

Parameter（項 目）	Symbol（記 号）	Conditions（条 件）	Min.	Max.	Units（単位）
Supply Voltage（電源電圧）	VCC	-	-0.3	3.6	V
Input Voltage（入力電圧）	V_{IN}		GND-0.3	VCC+0.3V	V

7.2.DC Characteristics（ＤＣ特性）

Ta=–20～70°C, VSS=0V

Parameter（項 目）	Symbol（記号）	Conditions（条 件）	Min.	Typ.	Max.	Units（単位）
Supply Voltage (電源電圧)	VDD	-	1.7	1.8	1.9	V
Supply for step-up Voltage（昇圧回路用電源電圧）	VCI	-	2.6	2.8	3.0	V
High Level Input Voltage（"High"レベル入力電圧）	V_{IH}	-	0.8VDD	-	VDD	V
Low Level Input Voltage（"Low"レベル入力電圧）	V_{IL}	-	GND	-	0.2VDD	V
High Level Output Voltage（"High"レベル出力電圧）	V_{OH}	I_{OH}=2.0mA	VDD-0.5	-	VDD	V
Low Level Output Voltage（"Low"レベル出力電圧）	V_{OL}	I_{OL}=2.0mA	GND	-	0.5	V
Supply Current（消費電流）	IDD	Still picture（静止画）VDD - GND = 1.8V without back-light Note 1(注 1)I_{OL}=2.0mA	-	2.1	5.0	μA

Parameter （項　目）	Symbol （記号）	Conditions （条　件）	Min.	Typ.	Max.	Units （単位）
Supply Current (消費電流)	ICI	Still picture（静止画） VCI - GND = 2.8V without back-light Note 1(注 1)	-	10.5	15.8	mA
VCOM High Level (VCOM “High”レベル電圧)	V_{COMH}	Still picture（静止画） VCI - GND = 2.8V	-	(3.1)	-	V
VCOM Low Level (VCOM “High”レベル電圧)	V_{COML}	Still picture（静止画） VCI – GND = 2.8V	-	(-0.8)	-	V

Note1: The driving conditions are to be described.
Note2: Please keep VCI VDD
: DB17~DB0, RESET, RD, WR/SCL, RS, CS, ENABLE, VSYNC, HSYNC, DOTCLK, FMARK

＜Touch Switch（タッチスイッチ）＞

Ta=25°C, GND=0V

Parameter （項 目）	Symbol （記 号）	Conditions （条 件）	Min.	Typ.	Max.	Units （単位）
Supply Voltage for System (システム用電源電圧)	VCC	-	2.6	3.3	3.6	V
"High" Level Input Voltage ("High"レベル入力電圧)	V_{IH}	-	0.7VCC	-	VCC	V
"Low" Level Input Voltage ("Low"レベル入力電圧)	V_{IL}	-	0	-	0.4	V
High Level Output Voltage ("High"レベル出力電圧)	V_{OH}	-	VCC-0.6	-	VCC	V
Low Level Output Voltage ("Low"レベル出力電圧)	V_{OL}	-	0	-	0.4	V
Opeating mode Current (電源電流)	ICC	VCC-GND=3.3V	-	1.0	1.5	mA

7.3.AC Characteristics（ＡＣ特性）

7.3.1. 80-system Bus Interface Timing Characteristics (Fig.1)
（80 系バスインターフェースタイミング特性）（図１）

(1) 16 or 18bit Inetrface (Normal write mode: R003h; IB9=0)
（16 or 18bit インターフェース（通常書き込みモード: R003h; IB9=0）

Condition（条件）: Ta=–20～70°C, VDD=1.7V~1.9V

Parameter（項目）		Symbol（記号）	Min.	Typ.	Max.	Units（単位）
Bus cycle Time（バスサイクル時間）	Write(書き込み)	t_{CYCW}	110	-	-	ns
	Read(読み出し)	t_{CYCR}	450	-	-	ns
Write low-level pulse width（書き込み"Low"パルス幅）		PW_{LW}	30	-	-	ns
Read low-level pulse width（読み出し"Low"パルス幅）		PW_{LR}	170	-	-	ns
Write High-level pulse width（書き込み"High"パルス幅）		PW_{HW}	30	-	-	ns
Read High-level pulse width（読み出し"High"パルス幅）		PW_{HR}	250	-	-	ns
Write Read Rise/Fall Time（書き込み、読み出し立ち上がり、立下り時間）		t_{WRr}, t_{WRf}	-	-	10	ns
SetupTime（セットアップ時間）	Write（書き込み）(RS to CS*,WR*)	t_{AS}	0	-	-	ns
	Read（読み出し）(RS to CS*,RD*)		10	-		ns
Address hold Time（アドレスホールド時間）		t_{AH}	2	-	-	ns
Write Data Setup Time（書き込みデータセットアップ時間）		t_{DSW}	20	-	-	ns
Write Data Hold Time（書き込みデータホールド時間）		t_{HWR}	10	-	-	ns
Read Data Delay Time（読み出しデータ遅延時間）		t_{DDR}	-	-	150	ns
Read Data Hold Time（読み出しデータホールド時間）		t_{DHR}	5	-	-	ns

(2) 16 or 18bit Inetrface (High speed write mode: R003h; IB9=1)
（16 or 18bit インターフェース（高速書き込みモード: R003h; IB9=0）

Condition（条件）: Ta=–20～70°C, VDD=1.7V~1.9V

Parameter（項 目）		Symbol（記 号）	Min.	Typ.	Max.	Units（単位）
Bus cycle Time（バスサイクル時間）	Write(書き込み)	t_{CYCW}	65	-	-	ns
	Read(読み出し)	t_{CYCR}	450	-	-	ns
Write low-level pulse width（書き込み"Low"パルス幅）		PW_{LW}	30	-	-	ns
Read low-level pulse width（読み出し"Low"パルス幅）		PW_{LR}	170	-	-	ns
Write High-level pulse width（書き込み"High"パルス幅）		PW_{HW}	20	-	-	ns
Read High-level pulse width（読み出し"High"パルス幅）		PW_{HR}	250	-	-	ns
Write Read Rise/Fall Time（書き込み、読み出し立ち上がり、立下り時間）		t_{WRr}, t_{WRf}	-	-	10	ns
SetupTime（セットアップ時間）	Write（書き込み）(RS to CS*,WR*)	t_{AS}	0	-	-	ns
	Read（読み出し）(RS to CS*,RD*)		10	-		ns
Address hold Time（アドレスホールド時間）		t_{AH}	2	-	-	ns
Write Data Setup Time（書き込みデータセットアップ時間）		t_{DSW}	20	-	-	ns
Write Data Hold Time（書き込みデータホールド時間）		t_{HWR}	10	-	-	ns
Read Data Delay Time（読み出しデータ遅延時間）		t_{DDR}	-	-	150	ns
Read Data Hold Time（読み出しデータホールド時間）		t_{DHR}	5	-	-	ns

(3) 8 or 9bit Inetrface (Normal / High speed write mode: R003h; IB9=0/1)
（8 or 9bit インターフェース（通常／高速書き込みモード: R003h; IB9=0/1）

Condition（条件）: Ta=–20～70°C, VDD=1.7V~1.9V

Parameter（項 目）		Symbol（記 号）	Min.	Typ.	Max.	Units（単位）
Bus cycle Time（バスサイクル時間）	Write(書き込み)	t_{CYCW}	60	-	-	ns
	Read(読み出し)	t_{CYCR}	450	-	-	ns
Write low-level pulse width（書き込み”Low”パルス幅）		PW_{LW}	30	-	-	ns
Read low-level pulse width（読み出し”Low”パルス幅）		PW_{LR}	170	-	-	ns
Write High-level pulse width（書き込み”High”パルス幅）		PW_{HW}	20	-	-	ns
Read High-level pulse width（読み出し”High”パルス幅）		PW_{HR}	250	-	-	ns
Write Read Rise/Fall Time（書き込み、読み出し立ち上がり、立下り時間）		t_{WRr}, t_{WRf}	-	-	10	ns
SetupTime（セットアップ時間）	Write（書き込み）(RS to CS*,WR*)	t_{AS}	0	-	-	ns
	Read（読み出し）(RS to CS*,RD*)		10	-		ns
Address hold Time（アドレスホールド時間）		t_{AH}	2	-	-	ns
Write Data Setup Time（書き込みデータセットアップ時間）		t_{DSW}	20	-	-	ns
Write Data Hold Time（書き込みデータホールド時間）		t_{HWR}	10	-	-	ns
Read Data Delay Time（読み出しデータ遅延時間）		t_{DDR}	-	-	150	ns
Read Data Hold Time（読み出しデータホールド時間）		t_{DHR}	5	-	-	ns

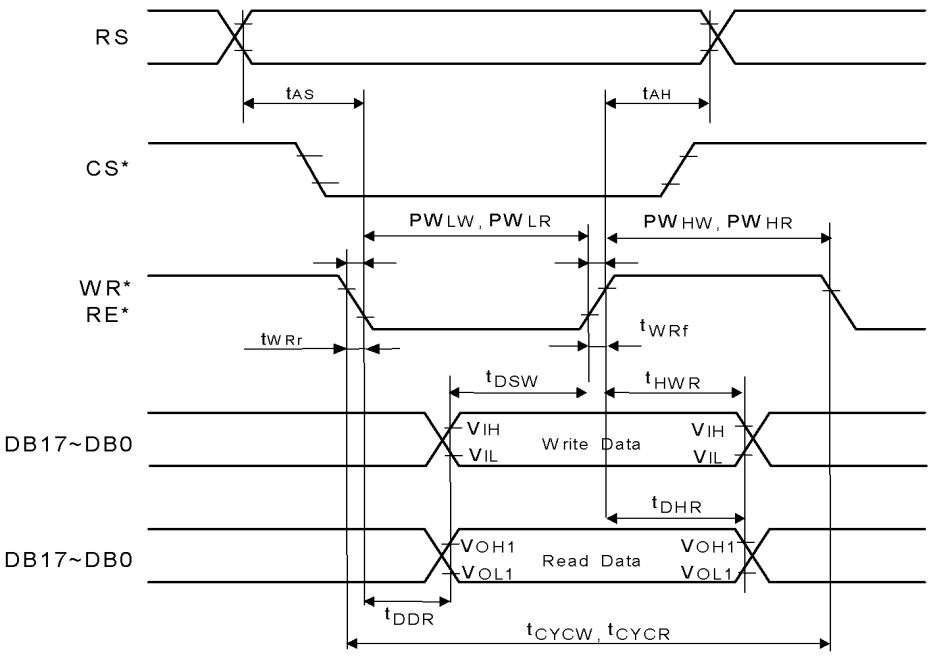

RS
tAS
tAH
CS*
PWLW, PWLR
PWHW, PWHR
WR*
RE*
tWRr
tWRf
tDSW
tHWR
DB17~DB0
VIH
VIL
Write Data
VIH
VIL
tDHR
DB17~DB0
VOH1
VOL1
Read Data
VOH1
VOL1
tDDR
tCYCW, tCYCR

Fig. 1（図 1）

＜Touch Switch（タッチスイッチ）＞

Serial Interface Timing Characteristics（シリアルインターフェースタイミング特性）

Ta=25°C, GND=0V

Parameter （項 目）	Symbol （記 号）	Min.	Typ.	Max.	Units （単位）
SCLK Frequency （SCLK 周波数）	fsclk	-	-	5	MHZ
/CS Falling edge to first SCLK falling edge （チップセレクト立ち下がりエッジから最初の SCLK の立ち下がりエッジ）	t1	5	-	-	ns
SCLK high pulse width （SCLK”H”パルス幅）	t2	20	-	-	ns
SCLK low pulse width （SCLK”L”パルス幅）	t3	20	-	-	ns
SDI setup time （SDI セットアップタイム）	t4	15	-	-	ns
SDI hold time （SDI ホールドタイム）	t5	15	-	-	ns
SDO access time after SCLK falling edge （SCK 立下りエッジ後の SDO アクセスタイム）	t6	-	-	20	ns
/CS rising edge to SDO high impedancs （チップセレクトの立ち上がりエッジから SDO がハイインピーダンスになるまで）	t7	-	-	16	ns
SCLK rising edge to /CS high （SCLK の立ち上がりからチップセレクトがハイになるまで）	t8	15	-	-	ns

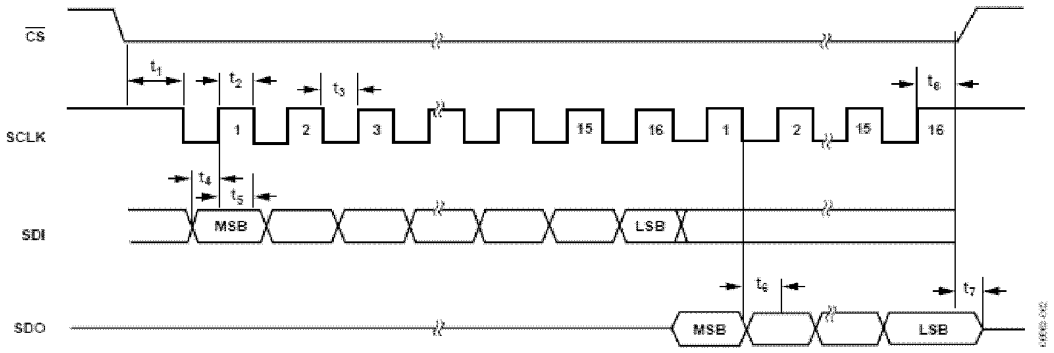


図 2.SPI の詳細タイミング図

7.3.2.Clock-synchronized Serial Interface Timing Characteristics (Fig.2)
（クロック同期シリアルインターフェースタイミング特性）（図２）

Condition（条件）: Ta=–20～70°C, VDD=1.7V~1.9V

Parameter （項 目）	Symbol （記 号）	Min.	Typ.	Max.	Units （単位）
Serial Clock Cycle time (Write) （シリアルクロックサイクル時間（書き込み））	t_{SCYC}	100	-	20000	ns
Serial Clock Cycle time (Read) （シリアルクロックサイクル時間（読み出し））	t_{SCYC}	350	-	20000	ns
Serial Clock (High Level Width) (Write) （シリアルクロック”High” パルス幅（書き込み））	t_{SCH}	40	-	-	ns
Serial Clock (High Level Width) (Read) （シリアルクロック”High” パルス幅（読み出し））	t_{SCH}	150	-	-	ns
Serial Clock (Low Level Width) (Write) （シリアルクロック”Low” パルス幅（書き込み））	t_{SCL}	40	-	-	ns
Serial Clock (Low Level Width) (Read) （シリアルクロック”Low” パルス幅（読み出し））	t_{SCL}	150	-	-	ns
Serial Clock Rise/Fall Time （シリアルクロック立ち上がり、立下り時間）	t_{SCf},t_{SCr}	-	-	20	ns
Chip Select Set-up Time （チップセレクトセットアップ時間）	t_{CSU}	20	-	-	ns
Chip Select Hold Time （チップセレクトホールド時間）	t_{CH}	60	-	-	ns
Serial Input Data Set-up Time （シリアル入力データセットアップ時間）	t_{SISU}	30	-	-	ns
Serial Input Data Hold Time （シリアル入力データホールド時間）	t_{SIH}	30	-	-	ns
Serial Output Data Delay Time （シリアル出力データ遅延時間）	t_{SOD}	-	-	130	ns
Serial Output Data Hold Time （シリアル出力データホールド時間）	t_{SOH}	5	-	-	ns

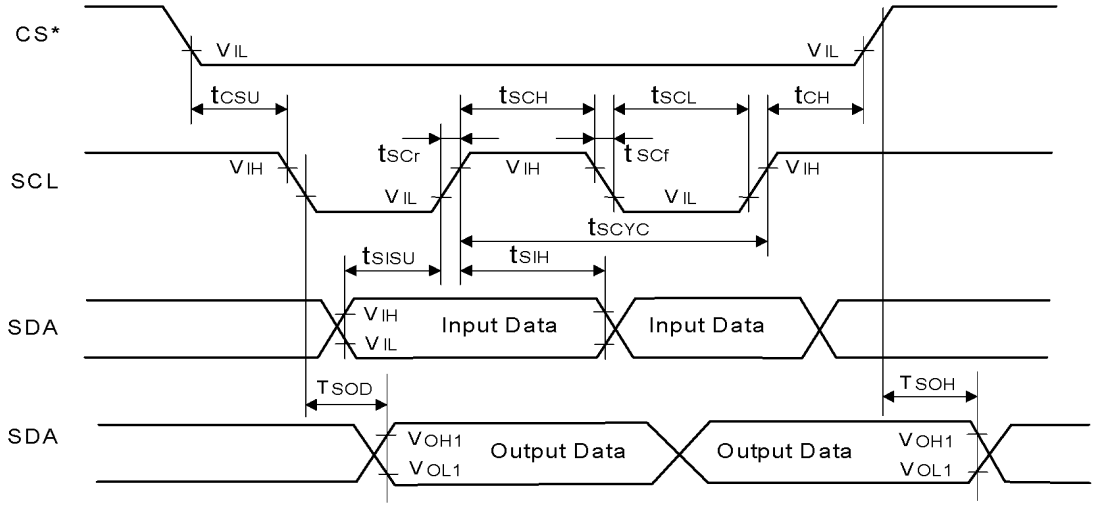

CS*
VIL
VIL
tCSU
tSCH
tSCL
tCH
tSCr
tSCf
SCL
VIH
VIH
VIH
VIL
VIL
tSCYC
tSISU
tSIH
SDA
VIH
VIL
Input Data
Input Data
TSOD
TSOH
SDA
VOH1
VOL1
Output Data
Output Data
VOH1
VOL1

Fig. 2（図 2）

7.3.3.RGB Interface(Fig.3)
（ＲＧＢインターフェース）（図 3）

(1) 16 or 18bit RGB Inetrface (High speed write mode: R003h; IB9=1)
（16 or 18bit RGB インターフェース（高速書き込みモード: R003h; IB9=1））

Ta=–20～70°C, VDD=1.7V~1.9V

Parameter （項 目）	Symbol （記 号）	Min.	Typ.	Max.	Units （単位）
VSYNC/HSYNC Setup Time （VSYNC / HSYNC セットアップ時間）	t_{SYNCS}	0	-	1	clock
Enable Setup Time（イネーブルセットアップ時間）	t_{ENS}	10	-	-	ns
Enable Hold Time（イネーブルホールド時間）	t_{ENH}	20	-	-	ns
DOTCLK Low-level pulse width （DOTCLK”Low” パルス幅）	PW_{DL}	40	-	-	ns
DOTCLK High-level pulse width （DOTCLK”High” パルス幅）	PW_{DH}	40	-	-	ns
DOTCLK Cycle Time（DOTCLK サイクル時間）	t_{CYCD}	100	-	-	ns
Data Setup Time（データセットアップ時間）	t_{PDS}	10	-	-	ns
Data Hold Time（データホールド時間）	t_{PDH}	40	-	-	ns
DOTCLK, VSYNC, HSYNC Rise / Fall Time （DOTCLK, VSYNC, HSYNC 立ち上がり、立下り時間）	t_{rgbr}, t_{rgbf}	-	-	25	ns

(2) 6bit RGB Inetrface (High speed write mode: R003h; IB9=1)
（6bit RGB インターフェース（高速書き込みモード: R003h; IB9=1））

Ta=–20～70°C, VDD=1.7V~1.9V

Parameter （項 目）	Symbol （記 号）	Min.	Typ.	Max.	Units （単位）
VSYNC/HSYNC Setup Time （VSYNC / HSYNC セットアップ時間）	t_{SYNCS}	0	-	1	clock
Enable Setup Time（イネーブルセットアップ時間）	t_{ENS}	10	-	-	ns
Enable Hold Time(イネーブルホールド時間)	t_{ENH}	25	-	-	ns
DOTCLK Low-level pulse width （DOTCLK”Low” パルス幅）	PW_{DL}	25	-	-	ns
DOTCLK High-level pulse width （DOTCLK”High” パルス幅）	PW_{DH}	25	-	-	ns
DOTCLK Cycle Time（DOTCLK サイクル時間）	t_{CYCD}	60	-	-	ns
Data Setup Time（データセットアップ時間）	t_{PDS}	10	-	-	ns
Data Hold Time（データホールド時間）	t_{PDH}	25	-	-	ns
DOTCLK, VSYNC, HSYNC Rise / Fall Time （DOTCLK, VSYNC, HSYNC 立ち上がり、立下り時間）	t_{rgbr}, t_{rgbf}	-	-	25	ns

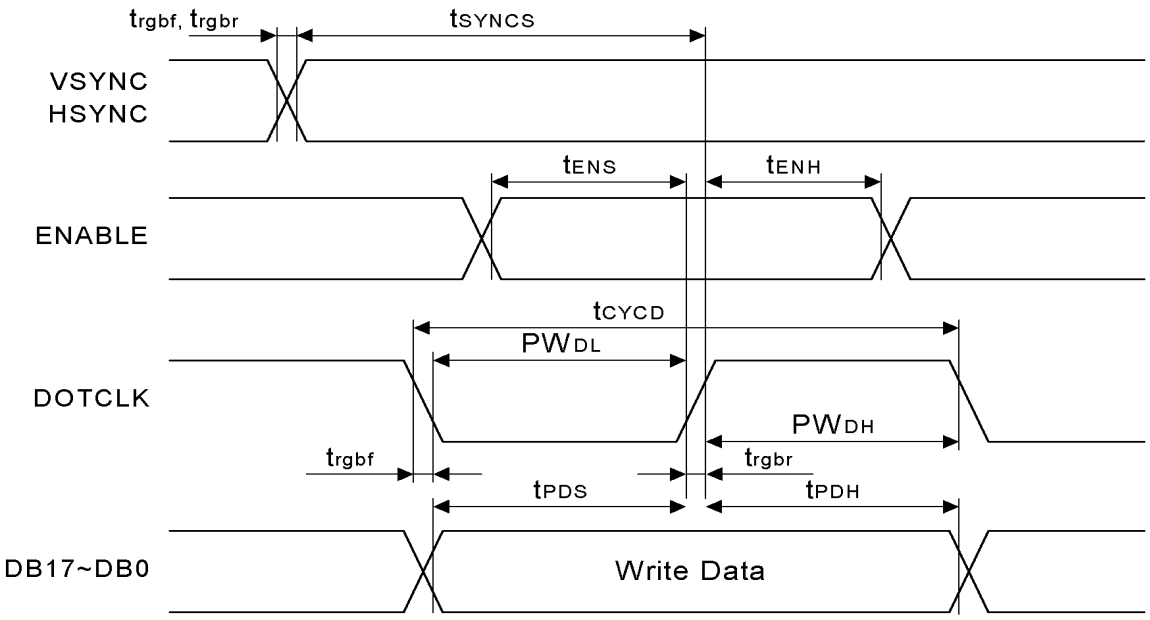
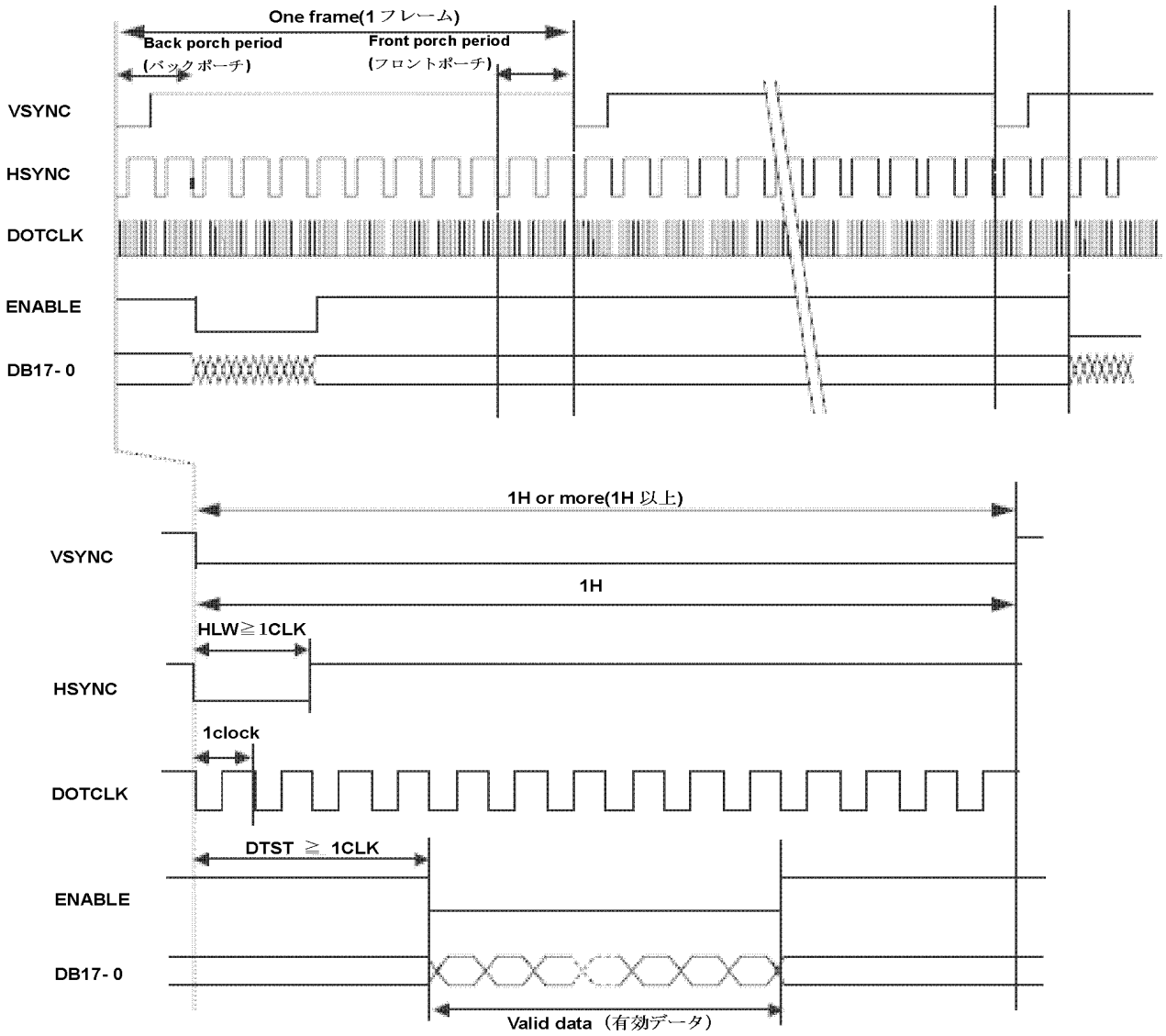

trgbf, trgbr
tSYNCS
VSYNC
HSYNC
tENS
tENH
ENABLE
tCYCD
PWDL
DOTCLK
PWDH
trgbf
trgbr
tPDS
tPDH
DB17~DB0
Write Data

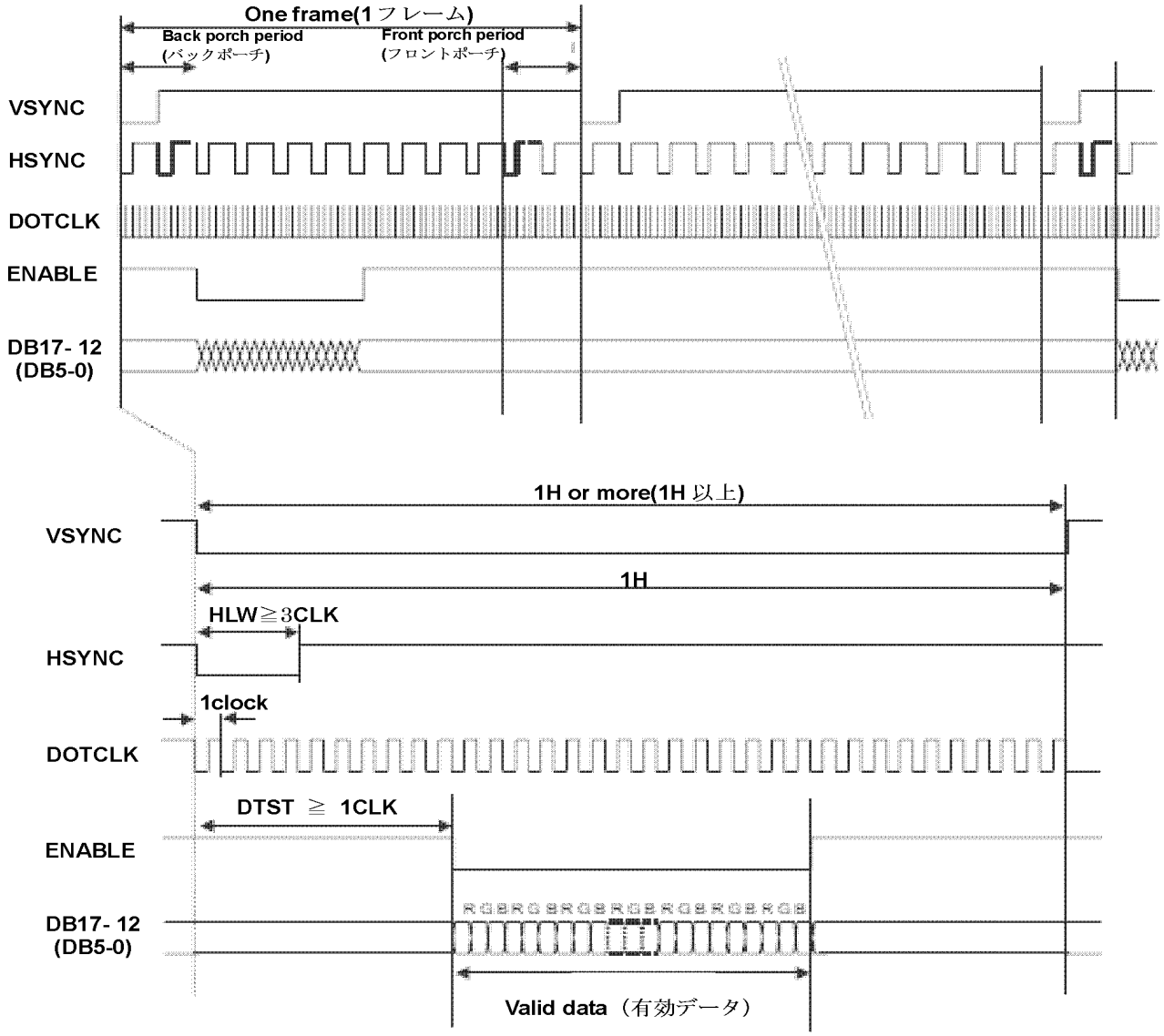
Fig. 3（図 3）

7.3.4.RGB Interface Timing（RGB インターフェースタイミング）

(1) 16 or 18bit RGB Interface Timing（16,18bit RGB インターフェースタイミング）



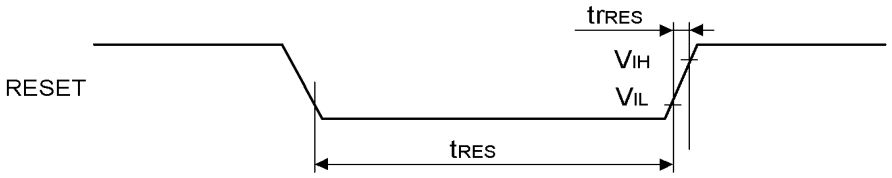
(2) 6bit RGB Interface Timing （6bit RGB インターフェースタイミング）



7.3.5.Reset Timing Characteristics（リセットタイミング特性）

Ta=–20～70°C, VDD=1.7V~1.9V

Parameter（項目）	Symbol（記号）	Min.	Max.	Units（単位）
Reset ”L” Pulse Width （リセット”L”パルス幅）	t_{RES}	1	-	ms
Reset Rise Time （リセット立ち上がり時間）	tr_{RES}	-	10	μs

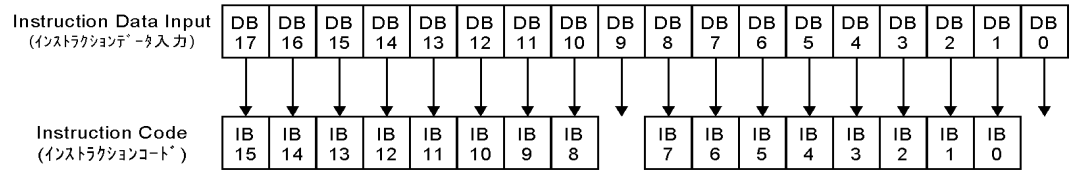


7.4.Data Format（データフォーマット）

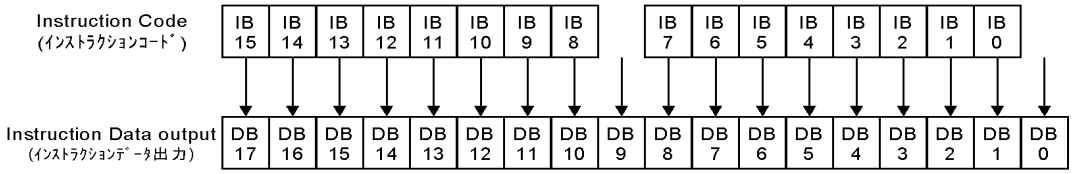
7.4.1.80-system Interface Data Format（80 系インターフェースデータフォーマット）

(1) 18Bit Interface（18 ビットインターフェース）（IM2=0, IM1=0, IM0=0）

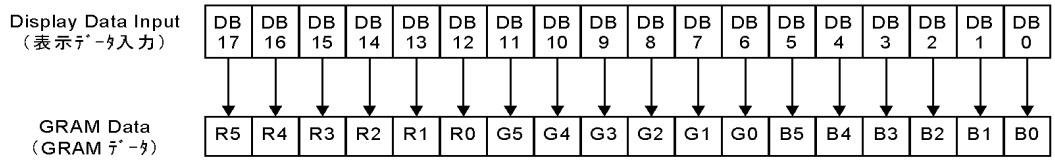
◆ Instruction Write(インストラクション書き込み)



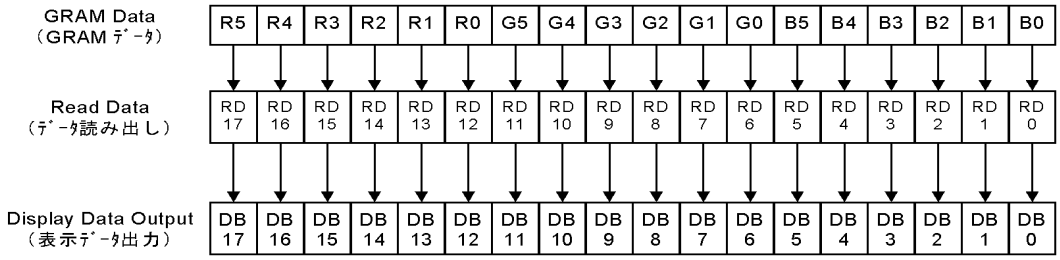
◆ Device Code Read(デバイスコード読み出し)



◆ RAM Data Write(RAM データ書き込み)

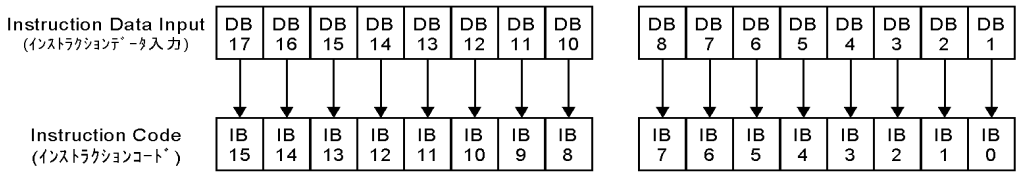


◆ RAM Data Read(RAM データ読み出し)

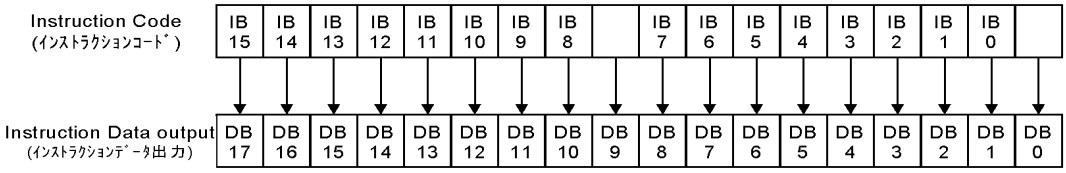


(2) 16Bit Interface（16 ビットインターフェース）（IM2=0, IM1=1, IM0=0）

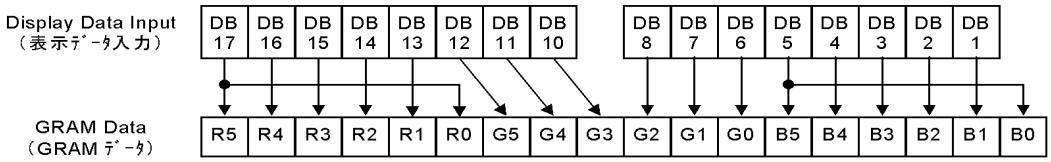
◆ Instruction Write(インストラクション書き込み)



◆ Device Code Read(デバイスコード読み出し)

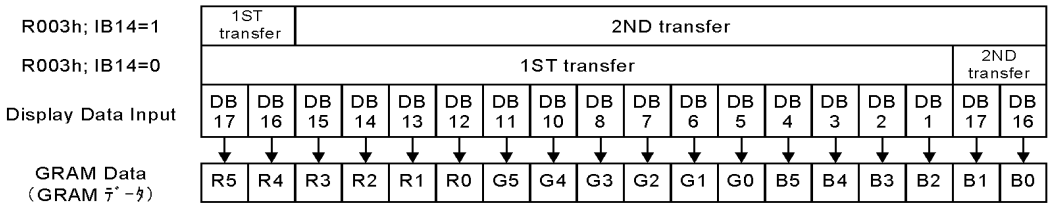


◆ RAM Data Write (RAM データ書き込み)
(1 time data transfer Mode(1 回ﾃﾞｰﾀ転送ﾓｰﾄﾞ): R003h; IB15=0) 65,536 colors

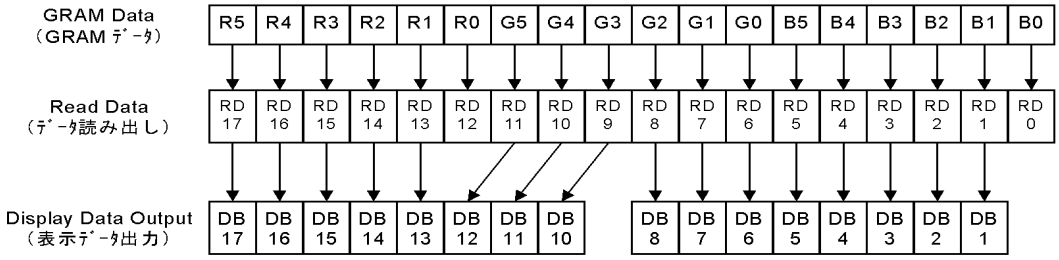


◆ RAM Data Write (RAM データ書き込み)
(2 times data transfer Mode(2 回ﾃﾞｰﾀ転送ﾓｰﾄﾞ): R003h; IB15=0) 262,144 colors

Note: Please refer to (5) Data Transfer Synchronization in 16, 9, 8-Bit Bus Interface Operation
注:(5)の 16、9、8 ﾋﾞｯﾄｲﾝﾀｰﾌｪｰｽ動作のﾃﾞｰﾀ転送同期を参照願います。



◆ RAM Data Read (RAM データ読み出し)
(1 time data transfer Mode(1 回ﾃﾞｰﾀ転送ﾓｰﾄﾞ): R003h; IB15=0) 65,536 colors



RAM Data Read in 2 times transfer mode cannot be performed.
(2 回転送の RAM ﾃﾞｰﾀ読み出しはできません)

(3) 9Bit Interface（9 ビットインターフェース）（IM2=0, IM1=0, IM0=1）

◆ Instruction Write(インストラクション書き込み)

	1ST transfer									2ND transfer								
Instruction Data Input (ｲﾝｽﾄﾗｸｼｮﾝﾃﾞｰﾀ入力)	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9
Instruction Code (ｲﾝｽﾄﾗｸｼｮﾝｺｰﾄﾞ)	IB 15	IB 14	IB 13	IB 12	IB 11	IB 10	IB 9	IB 8		IB 7	IB 6	IB 5	IB 4	IB 3	IB 2	IB 1	IB 0	

◆ Device Code Read(デバイスコード読み出し)

Instruction Code (ｲﾝｽﾄﾗｸｼｮﾝｺｰﾄﾞ)	IB 15	IB 14	IB 13	IB 12	IB 11	IB 10	IB 9	IB 8		IB 7	IB 6	IB 5	IB 4	IB 3	IB 2	IB 1	IB 0	
Instruction Data output (ｲﾝｽﾄﾗｸｼｮﾝﾃﾞｰﾀ出力)	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9
	1ST transfer									2ND transfer								

◆ RAM Data Write(RAM データ書き込み)

Note: Please refer to (5) Data Transfer Synchronization in 16, 9, 8-Bit Bus Interface Operation
注:(5)の 16、9、8ﾋﾞｯﾄｲﾝﾀｰﾌｪｰｽ動作のﾃﾞｰﾀ転送同期を参照願います。

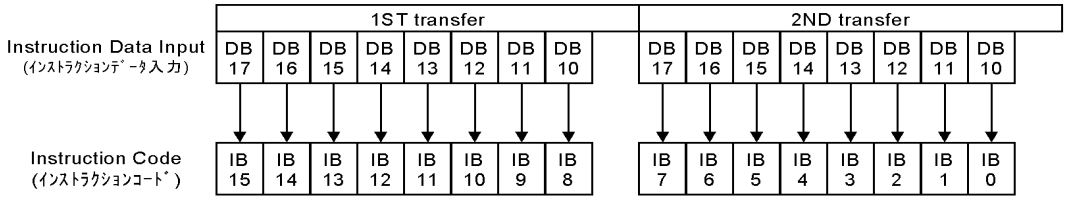
	1ST transfer									2ND transfer								
Display Data Input (表示ﾃﾞｰﾀ入力)	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9
GRAM Data (GRAM ﾃﾞｰﾀ)	R5	R4	R3	R2	R1	R0	G5	G4	G3	G2	G1	G0	B5	B4	B3	B2	B1	B0

◆ RAM Data Read(RAM データ読み出し)

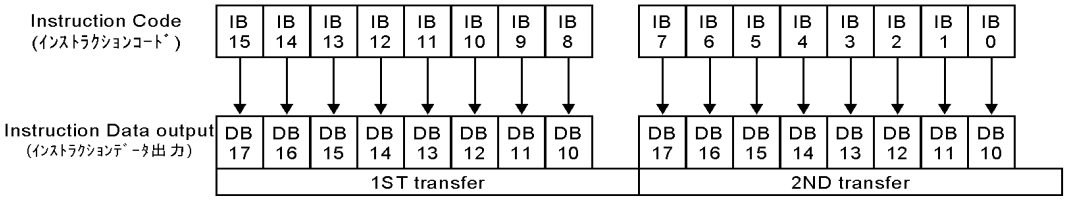
GRAM Data (GRAM ﾃﾞｰﾀ)	R5	R4	R3	R2	R1	R0	G5	G4	G3	G2	G1	G0	B5	B4	B3	B2	B1	B0
Read Data (ﾃﾞｰﾀ読み出し)	RD 17	RD 16	RD 15	RD 14	RD 13	RD 12	RD 11	RD 10	RD 9	RD 8	RD 7	RD 6	RD 5	RD 4	RD 3	RD 2	RD 1	RD 0
Display Data Output (表示ﾃﾞｰﾀ出力)	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9	DB 17	DB 16	DB 15	DB 14	DB 13	DB 12	DB 11	DB 10	DB 9
	1ST transfer									2ND transfer								

(4) 8Bit Interface（IM2=0, IM1=1, IM0=1）

◆ Instruction Write(インストラクション書き込み)

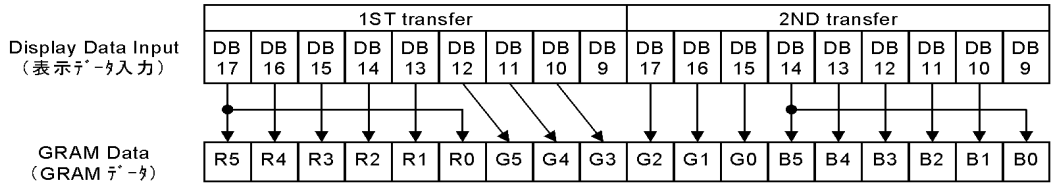


◆ Device Code Read(デバイスコード読み出し)



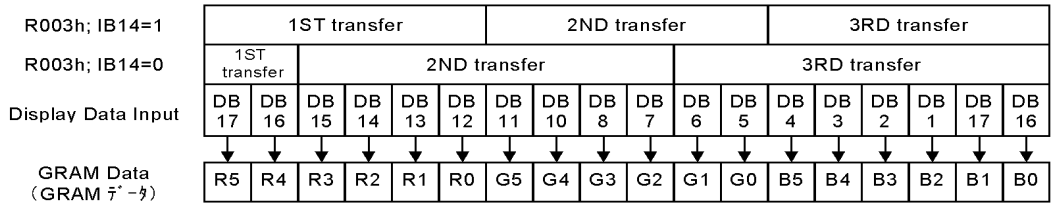
◆ RAM Data Write (RAM データ書き込み)
(2 times data transfer Mode(2 回ﾃﾞｰﾀ転送ﾓｰﾄﾞ):R003h; IB15=0) 65,536 colors

Note: Please refer to (5) Data Transfer Synchronization in 16, 9, 8-Bit Bus Interface Operation
注:(5)の 16、9、8ﾋﾞｯﾄｲﾝﾀｰﾌｪｰｽ動作のﾃﾞｰﾀ転送同期を参照願います。

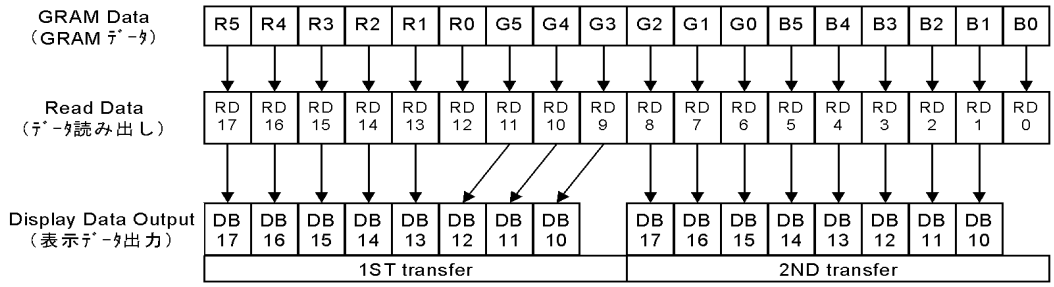


◆ RAM Data Write (RAM データ書き込み)
(3 times data transfer Mode(3 回ﾃﾞｰﾀ転送ﾓｰﾄﾞ):R003h; IB15=1) 262,144 colors

Note: Please refer to (5) Data Transfer Synchronization in 16, 9, 8-Bit Bus Interface Operation
注:(5)の 16、9、8ﾋﾞｯﾄｲﾝﾀｰﾌｪｰｽ動作のﾃﾞｰﾀ転送同期を参照願います。



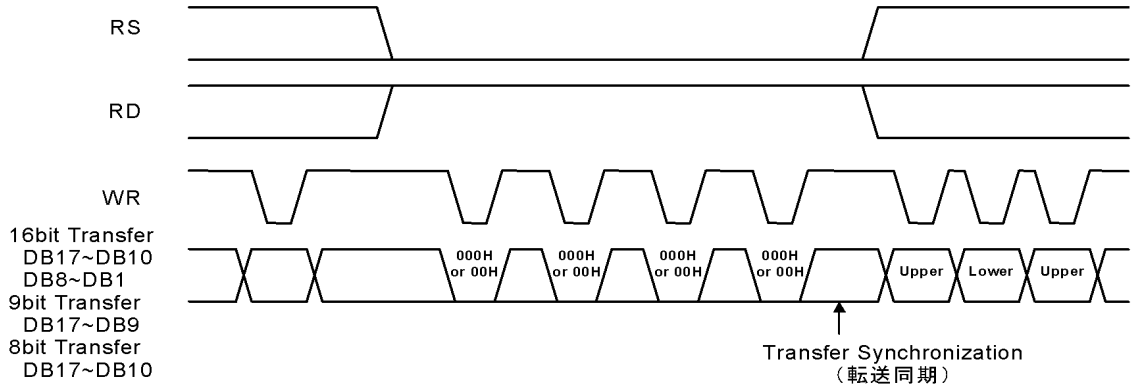
◆ RAM Data Read(RAM データ読み出し)



RAM Data Read in 3 times transfer mode cannot be performed.
3 回転送の RAM ﾃﾞｰﾀ読み出しはできません)

(5) Data Transfer Synchronization in 16, 9, 8-Bit Bus Interface Operation
（16, 9, 8 ビットバス動作時のデータ転送同期について）

When a mismatch occurs in upper and lower data transfers due to noise and so on, the 000H (or 00H) instruction is written four times consecutively to reset the upper and lower counters in order to restart the data transfer from upper bits.
The data transfer synchronization, when executed periodically, can help the display system recover from runaway.
Make sure to execute data transfer synchronization after reset operation before transferring instruction.
ノイズの影響により上位及び下位のデータ転送ズレが発生した場合、000H（あるいは 00H）インストラクションを 4 回連続で書き込むことにより上位及び下位のカウンターをリセットできますので上位ビットからデータ転送を再開することができます。定期的にデータ転送同期を実行することにより表示システムの暴走をリカバーすることができます。
リセット後はインストラクション転送前にデータ転送同期を実行してください。



7.4.2. Clock-synchronized Serial Interface （IM2=1, IM1=0, IM0=ID）
（クロック同期シリアルインターフェース）

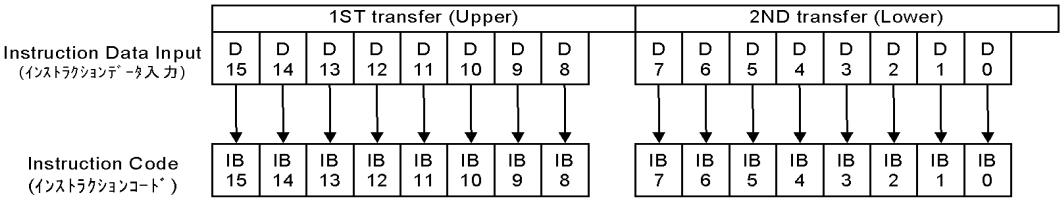
◆ Start Byte Format (スタートバイトフォーマット)

Bit	1	2	3	4	5	6	7	8
Start Byte Format	0	1	1	1	0	ID	RS	R/W
IM=0	0	1	1	1	0	0	RS	R/W
IM=1	0	1	1	1	0	1	RS	R/W

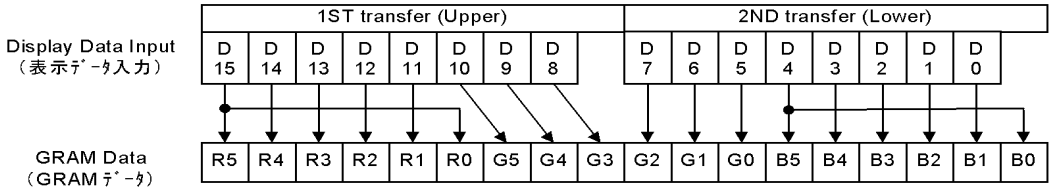
◆ Function of RS, R/W (RS, R/W 機能)

RS	R/W	Function (機能)
0	0	Setting of Instruction Code (ｲﾝｽﾄﾗｸｼｮﾝｺｰﾄﾞ設定)
0	1	Prohibition (設定禁止)
1	0	Write Instruction data (書き込みｲﾝｽﾄﾗｸｼｮﾝﾃﾞｰﾀ)
1	1	Read Instruction data (読み出しｲﾝｽﾄﾗｸｼｮﾝﾃﾞｰﾀ)

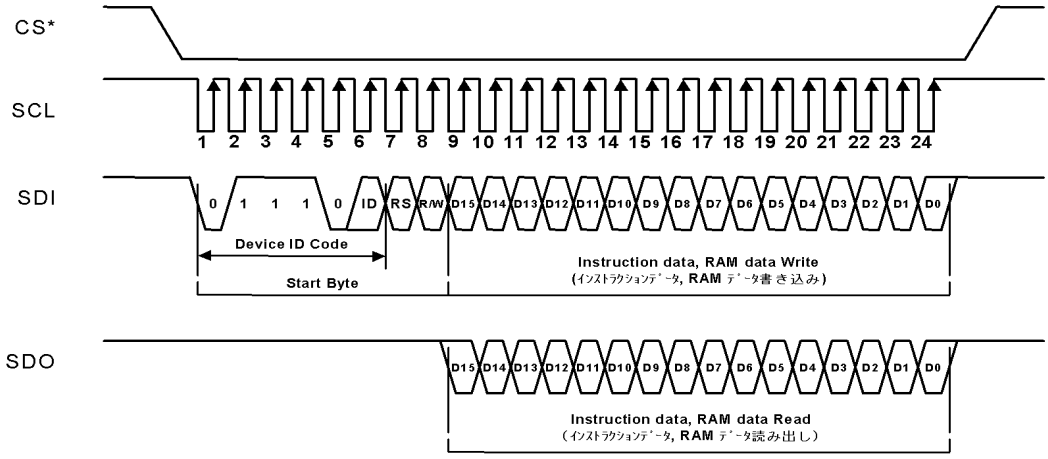
◆ Instruction Write(インストラクション書き込み)



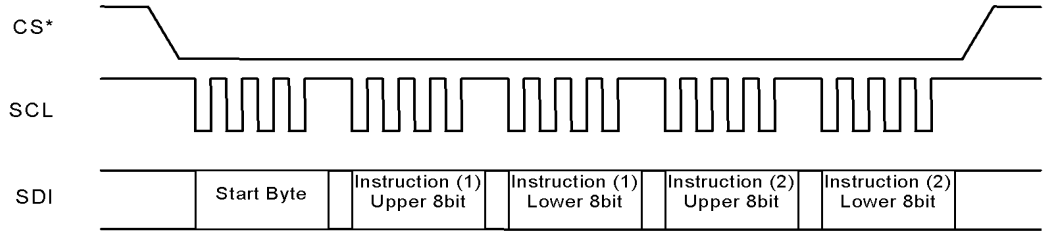
◆ RAM Data Write (RAM データ書き込み) 65,536 colors



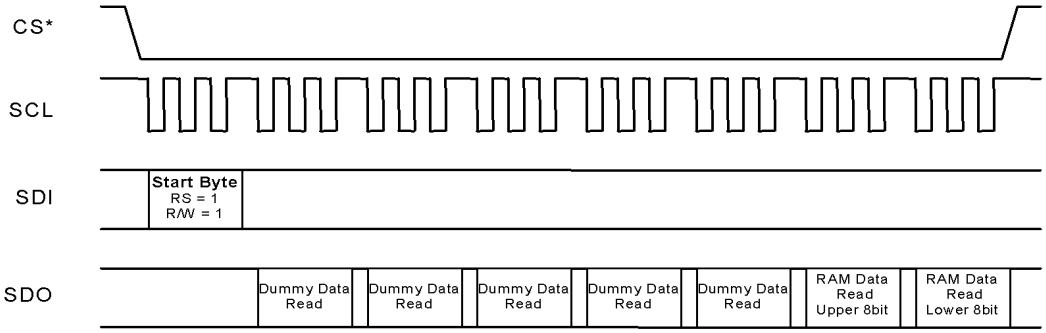
◆ **Transfer of Clock-synchronized Serial Inetrface**
(クロック同期シリアルインターフェース転送)



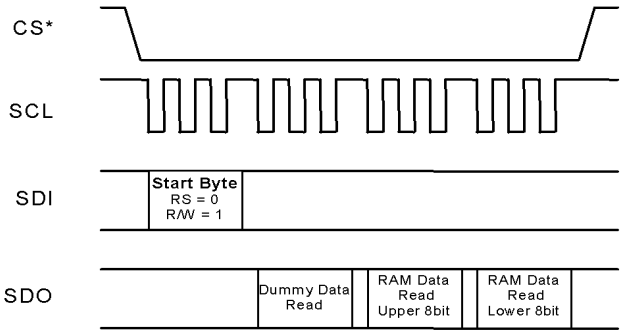
◆ **Transfer of Continuous Data (連続データ転送)**



◆ **RAM Data Read (RAM データ読み出し)**



◆ **Instruction Data Read (インストラクションデータ読み出し)**



7.5.Power ON / OFF Sequence（電源 ON / OFF シーケンス）

7.5.1.Relationship of Instruction Code and Hexadecimal Number
（16 進数とインストラクションコードの関係）

Instruction Code (ｲﾝｽﾄﾗｸｼｮﾝｺｰﾄﾞ)	IB 15	IB 14	IB 13	IB 12	IB 11	IB 10	IB 9	IB 8	IB 7	IB 6	IB 5	IB 4	IB 3	IB 2	IB 1	IB 0	
Example (Binary) 例（2 進数）	0	0	0	1	1	0	1	1	1	0	0	0	1	1	1	0	**Bin**
Example (Hexadecimal) 例（16 進数）	1				B				8				E				**Hex**

7.5.2.Command List for Power ON (Recommended Setting)
（電源ＯＮ用コマンドリスト（推奨設定））

Setting Item	Index (Value)	Value(2byte Setting)	Remark
Power ON			
Power ON	Input VDD=1.80V VDD2=2.80V		
Reset			
Reset	RESET Pulse "L"		Reset
Wait	10msec		
Release Reset	RESET Pulse "H"		Release Reset
Wait	10msec		
Application Setup			
Device Cord Read (/RD)	0000 h	1509 h	Access check
Base Image Number of Line	0400 h	3100 h	NL0=400Lines, SCN=0
Driver Output	0001 h	0100 h	S720→S1
LCD Driving Wave Control	0002 h	0100 h	C Pattern Waveform
Entry Mode	0003 h	1230 h	BGR=1, HMW=1, I/D=11
Display Control 2	0008 h	0808 h	FP=BP=8Lines
Low Power Control 2	000b h	0010 h	VEM=1, 262,144color
External Display Interface Control 2	000F h	0000 h	DOTCLK ↓, ENABLE=L(Valid), HSYNC=VSYNC=Low Active
PNL Interface Control 1	0010 h	001F h	Div ratio = 1/2 1H(Line)=16clock
PNL Interface Control 2	0011 h	0000 h	1clock
PNL Interface Control 3	0012 h	0000 h	0clock
PNL Interface Control 4	0020 h	021E h	30clock/8
PNL Interface Control 5	0021 h	0000 h	0clock
PNL Interface Control 6	0022 h	0000 h	0clock
Window Horizontal RAM Address 1	0210 h	0000 h	Start Address X=00h
Window Horizontal RAM Address 2	0211 h	00EF h	End Address X=EFh
Window Vertical RAM Address 1	0212 h	0000 h	Start Address Y=00h
Window Vertical RAM Address 2	0213 h	018F h	Start Address Y=18Fh
Gamma Control 1	0300 h	0706 h	Gamma Setting
Gamma Control 2	0301 h	0607 h	Gamma Setting
Gamma Control 3	0302 h	0301 h	Gamma Setting
Gamma Control 4	0303 h	0202 h	Gamma Setting
Gamma Control 5	0304 h	0303 h	Gamma Setting
Gamma Control 6	0305 h	0207 h	Gamma Setting
Gamma Control 7	0306 h	0808 h	Gamma Setting
Gamma Control 8	0307 h	0706 h	Gamma Setting
Gamma Control 9	0308 h	0607 h	Gamma Setting
Gamma Control 10	0309 h	0301 h	Gamma Setting
Gamma Control 11	030A h	0303 h	Gamma Setting
Gamma Control 12	030B h	0202 h	Gamma Setting
Gamma Control 13	030C h	0207 h	Gamma Setting
Gamma Control 14	030D h	1f1f h	Gamma Setting
Base Image Display Control	0401 h	0001h	Reversed Image
Base Image Vertical Scroll Control	0404 h	0000 h	Non-Scroll
LCD Power Setup			
Display Control 1	0007 h	0001 h	FMARK = IC internal = Operating
Power Control 6	0110 h	0001 h	LCD Power ON
Power Sequence Control 1	0112 h	0060 h	
Power Control 1	0100 h	17B0 h	G/S=ON, Booster: VGH=6times, VGL=3times, AMP=1
Power Control 2	0101 h	0007 h	Booster Clock: 1st=1, 2nd=1/16, x1.00
Power Control 3	0102 h	01A8 h	Internal reference voltage = 4.0V
Power Control 4	0103 h	2e00 h	x0.98
VCOM High Voltage 1	0281 h	0015 h	x0.90
Power Control 2	0101 h	0014 h	Booster Clock: 1st=1, 2nd=1/32, x0.76
Power Control 3	0102 h	01AC h	Internal reference voltage = 4.5V, PSON =0, PON=1
Wait	150msec		

Display ON			
Display Control 1	0007 h	0021 h	Gatr = ON, Source = OFF VCOM=OFF
Wait	1msec		
Power Control 6	0110 h	0001 h	LCD Power ON
Power Control 1	0100 h	16B0 h	G/S=ON, Booster: VGH=6times, VGL=4times, AMP=1
Power Control 2	0101 h	0117 h	Booster Clock: 1st=1/2, 2nd=1/32, x1.00
Power Control 3	0102 h	01B8 h	Internal reference voltage = 4.0V, PSON =1, PON=1
Power Control 4	0103 h	2e00 h	x0.98
VCOM High Voltage 1	0281 h	0015 h	x0.90
Display Control 1	0007 h	0061 h	Gatr = ON, Source = OFF VCOM=ON
Wait	50msec		
Display Control 1	0007 h	0173 h	Base Image Display

7.5.3.Command List for Power OFF (Recommended Setting)
（電源ＯＦＦコマンドリスト（推奨設定））

Setting Item	Index（Value）	Value(2byte Setting)	Remark
Display OFF			
Display Control 1	0007 h	0072 h	Display OFF
Wait	(50msec)		
Display Control 1	0007 h	0001 h	Display OFF
Wait	(150msec)		
Display Control 1	0007 h	0000 h	Display OFF
Power ON1			
Power Control 1	0100 h	0680 h	G/S=ON, Booster: VGH=6times, VGL=4times, AMP=1
Power Control 2	0101 h	0667 h	Booster Clock: 1st=1/2, 2nd=1/32, x1.00
Power Control 3	0102 h	01A8 h	Internal reference voltage = 4.5V, PSON =1, PON=0
Power Control 4	0103 h	0e00 h	VCOMG=0
Wait	(10msec)		
Power Control 1	0100 h	0600 h	G/S=ON, Booster: VGH=6times, VGL=4times, AMP=0
Power OFF2			
Power OFF	–		

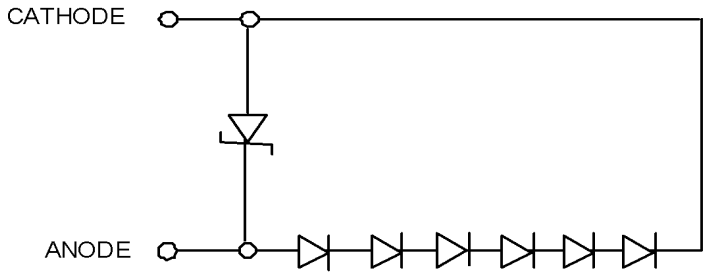
7.6.Back-light Specifications（照明仕様）

7.6.1.Absolute Maximum Ratings（絶対最大定格）(6 chips)

Ta=25°C

Parameter（項目）	Symbol（記号）	Conditions（条件）	Min.	Typ.	Max.	Units（単位）
Foward Current（順電流）	I_F	-	-	-	35	mA
Allowable Reverse Current（逆電流）	I_R	Note1（注 1）	-	-	50	μA
LED Power Dissipation（許容損失）	P_D	-	-	-	0.77	mW

Note 1（注 1）: IR=10mA



7.6.2.Operating Characteristics (動作定格)

Ta=25°C

Parameter（項目）	Symbol（記号）	Conditions（条件）	Min.	Typ.	Max.	Units（単位）
Foward Current（順電流）	I_F	-	-	-	20	mA
Foward Voltage（順電圧）	V_F	I_F=20mA	-	19.2	-	V
Power（電力）	PL	-	-	-	0.39	W

8.Optical Specifications（光学仕様）

8.1.Optical Characteristics（光学特性）

＜Touch Switch（タッチスイッチ）＞

Item （項 目）	Value （数 値）	Remark （備 考）
(1) Transmissivity （光透過率）	Min90%	
(2) Reflectance （反射率）	Max15%	

◆ Conditions for Measuring
- ◇ Environment: Dark room with no light or close to no light.
- ◇ Temperature: 25±5°C
- ◇ Humidity: 40~70%RH

◆ 測定条件は下記の通り
- ◇ 測定環境：暗室またはそれに準じる環境
- ◇ 測定温度：25±5℃
- ◇ 測定湿度：40～70%RH

◆ Optimal viewing angle (The angle of Least Color Inversion)
最適の視角（最小の色転換の角度）

8.1.1. Back-light OFF（バックライト OFF 時）

Parameter （項 目）	Symbol （記号）	Conditions （条 件）	Min.	Typ.	Max.	Units （単 位）	Remark （備 考）
Contrast Ratio （コントラスト比）	CR	Optimal	-	9	-	-	Note1 （注 1）
Reflectivity （反射率）	R	Optimal	15	20	-	%	Note1,2 （注 1, 2）
White Chromaticity （白色度）	X	CIE	0.29	0.32	0.35	-	Note1, 8 （注 1, 8）
	Y		0.31	0.34	0.37	-	
Red Chromaticity （赤色度）	X	CIE	0.37	0.40	0.43	-	
	Y		0.31	0.34	0.37	-	
Green Chromaticity （緑色度）	X	CIE	0.29	0.32	0.35	-	
	Y		0.37	040	0.43	-	
Blue Chromaticity （青色度）	X	CIE	0.15	0.18	0.21	-	
	Y		0.19	0.22	0.25	-	

8.1.2.Back-light ON（バックライト ON 時）

Parameter （項 目）	Symbol （記号）	Conditions （条 件）	Min.	Typ.	Max.	Units （単 位）	Remark （備 考）
Viewing angle range （視野範囲）	θ_{LEFT}	CR≥5	-	70	-	Degrees	Note3,4,5,12 （注 3, 4, 5, 12）
	θ_{UP}		-	80	-		
	θ_{RIGHT}		-	70	-		
	θ_{DOWN}		-	58	-		
Contrast Ratio （コントラスト比）	CR	Optimal	-	105	-	-	Note4,8,11,12 （注 4, 8, 5, 12）
Brightness （輝度）	Y	Optimal	-	360	-	cd/m^2	Note8,10,11,12 （注 8,10,11,12）
Brightness Uniformity （輝度ムラ）	Y	Optimal	70	-		%	Note7,10,11,12 （注 7,10,11,12）
Viewing Direction （視角）				6:00		o'clock	Note7,11 （注 7,11）
Response Rise Time （立ち上がり時間）	τr	θ=0° Ta=25°C 0° 0°	-	23.0	-	ms	Note7,11,12 （注 7,11,12）
Response Fall Time （立下り時間）	τd		-	53.0	-	ms	
White Chromaticity （白色度）	X	CIE	0.27	0.32	0.37	-	Note8,11,12 （注 8,11,12）
	Y		0.32	0.37	0.42	-	
Red Chromaticity （赤色度）	X	CIE	0.49	0.54	0.59	-	
	Y		0.32	0.37	0.42	-	
Green Chromaticity （緑色度）	X	CIE	0.28	0.33	0.38	-	
	Y		0.49	0.54	0.59	-	
Blue Chromaticity （青色度）	X	CIE	0.10	0.15	0.20	-	
	Y		0.13	0.18	0.23	-	

Note 1: Ring light measurement. (15degree incident light detected at normal direction.) (Fig.4)
（注 1：リングライト測定（15 度の入射光を検出））（図 4）

The reflection of white calibration plate is 100%.
（白色校正板の反射は、100%とする）

Schematic diagram of instrument（概略図）

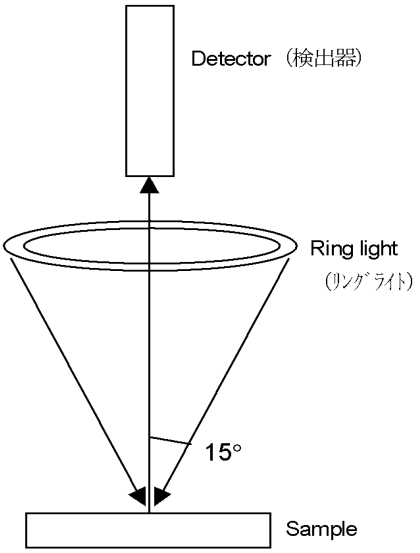


Fig. 4（図 4）

Note 2 : The definition of Reflectivity is below.
（注 2：反射率の定義）

$$\text{Reflectivity（反射率）} = \frac{\text{Light detected level of the reflection by the display with all pixels white（全白パターンの反射レベル）}}{\text{Light detected level of the reflection by the reflective standard（白色校正板の反射レベル）}}$$

Note 3: The testing conditions are illustrated in Fig.5 and taken at Ta=25°C in a dark room.
Using ELDIM EZ contrast 160R system.
The display is oriented landscape with the driver on the right. (Fig.5)

注 3： 測定は暗い部屋で図 5 のような状態にて Ta=25℃で行います。
ELDIM 社製、EZ Contrast 160R システムを使用します。
表示は、ドライバーが右の上にある正しい位置に置かれた景色です。

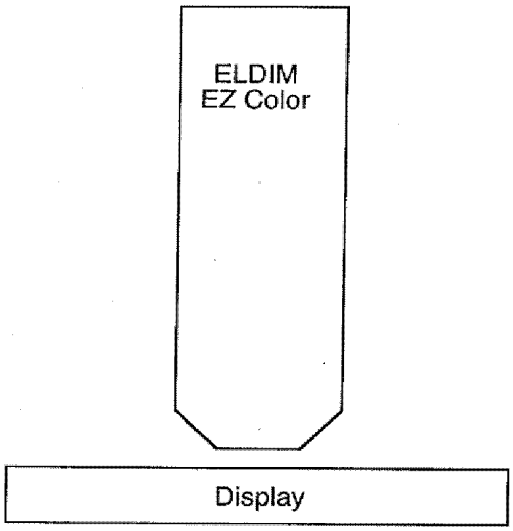


Fig. 5（図 5）

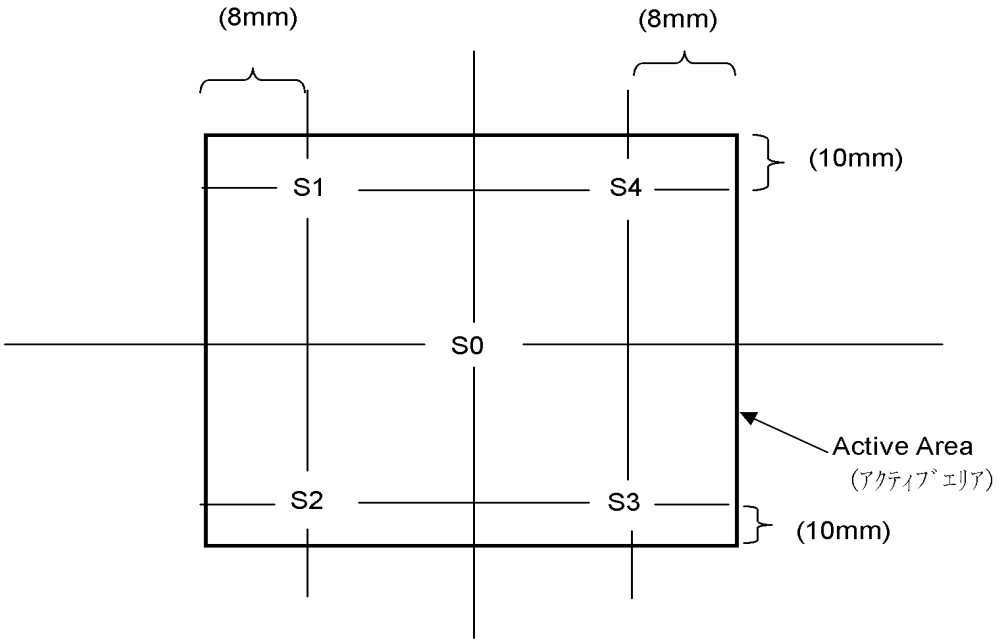
Note 4（注 4）: The definition of contrast ratio is below.（コントラスト比の定義）

$$\text{Contrast Ratio（コントラスト比）(CR)} = \frac{\text{Photo detector output with all pixels white（全白パターン）}}{\text{Photo detector output with all pixels black（全黒パターン）}}$$

Note 5（注 5）: The definition of viewing angle is shown in Fig.7 （視角の定義は図 7）
Note 6（注 6）: The definition of response time is shown in Fig.8 （応答速度の定義は図 8）
Note 7（注 7）: The definition of brightness & brightness uniformity is shown in Fig.6
（輝度及び輝度ムラの定義は図 6）
Note 8（注 8）: Critical optical characteristics.（重要な光学特性）
Note 9（注 9）: The viewing / rubbing direction is the direction of least color inversion.
（視野／ラビング方向は、表示反転が最も少ない方向です。）
Note 10（注 10）: Brightness may also be referred to as luminance.
（Brightness は Luminance とも呼びます）
Note 11（注 11）: The measuring equipment are TOPCON BM-5.（測定装置は TOPCOM　BM-5 です）
Note 12（注 12）: 6LEDS back light, 20mA / chip.（6 チップＬＥＤ照明、20mA / chip）

◆ Definition of Brightness Uniformity（輝度ムラの定義）(Fig.6（図 6）)

Definition is calculated from the 5 points (S0-S4) on the diagram below.
（定義は下記の図の上で、5 ポイント（S0-S4）から計算されます。）



$$\text{Standard value of Brightness Uniformity [\%]} = \frac{\text{S0~S4 MIN}}{\text{S0~S4 MAX}} \times 100$$
（輝度ムラの標準値）

Fig. 6 （図 6）

◆ Method of Viewing Angle Measurement（視野角測定法）(Fig.7)

（１） Measuring Device（測定装置）
TOPCON BM-5, Measuring Field:1°

（２） Measuring Point（測定点）
Center of display: Same as Method of Brightness Measurement
画面中央部：輝度測定点と同様

（３） Angle of Measuring（測定角度）
θ: An angle vertical to perpendicular line from the viewing direction.
θ ： 法線に対する視角面の垂直軸方向の角度
ϕ: An angle horizontal to perpendicular from the viewing direction.
Φ ： 法線に対する視角面の水平軸方向の角度

（４） Method of Measuring
Set rotation table to ϕ=0° and set BM-5 to contrast 10 to measure angle±θ for left and right direction of horizontal viewing angle ϕ. Also set rotation table to ϕ=90° and set BM-5 to contrast 10 to measure angle±θ for up and down direction of vertical viewing angle θ.
回転ステージのϕ＝０°に固定してBM－5がコントラスト10となる±θ角度を読み取り左右方向の水平視野角ϕ、回転ステージのϕ＝90°に固定してBM-5がコントラスト10となる±θ角度を読み取り上下方向の垂直視野角θとして記録する。

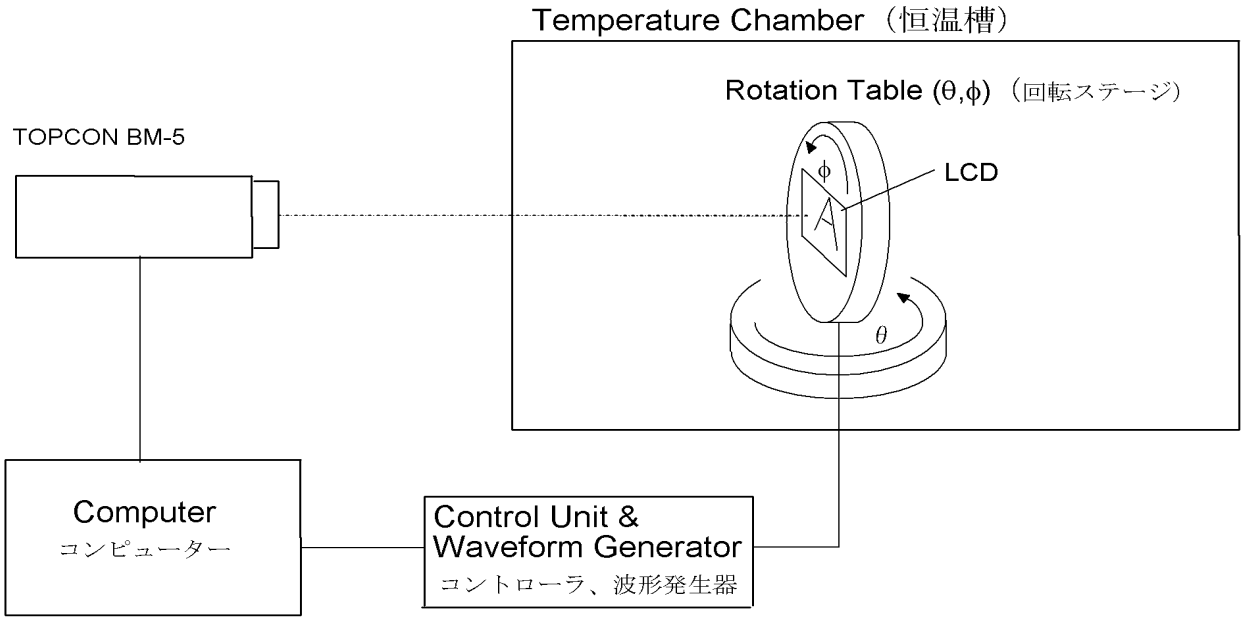


Fig. 7

◆ Measuring Response Time（応答時間の測定） (Fig.8)

（１） Measuring Device（測定装置）
TOPCON BM-5, Measuring Field: 1°
Tektronix Digital Oscilloscope
テクトロニクス社製 デジタルオシロスコープ

（２） Measuring Point（測定点）
Center of display, same as Method of Brightness Measurement
画面中央部：輝度測定点と同様

（３） Method of Measuring（測定方法）

- Set LCD panel to θ = 0°, and ϕ = 0°.
  液晶表示パネルを θ＝０°、ϕ＝０°にセットする。
- Input white→black→white to display by switching signal voltage.
  白→黒→白と表示するように表示信号電圧を切り替えて印加する。
- If the luminance is 0% and 100% immediately before the change of signal voltage, then τr is optical response time during the change from 90% to 10% immediately after rise of signal voltage, and τd is optical response time during the change from 10%to 90% immediately after decay of signal voltage.
  信号電圧切り替え直前の輝度をそれぞれ 0%、100%とすると、表示信号立ち上り後、光学応答が 90%から 10%に変化するのにかかる時間をτｒとし、表示信号立ち下り後、光学応答が 10%から 90%にまで変化する時間をτｄとする。

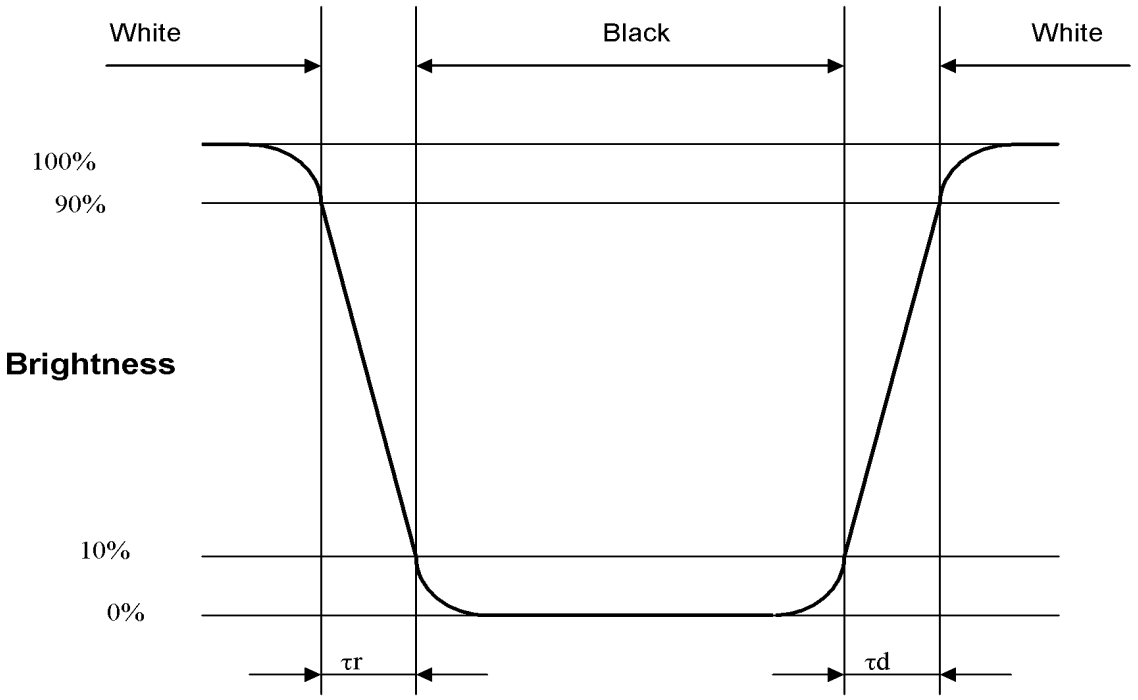
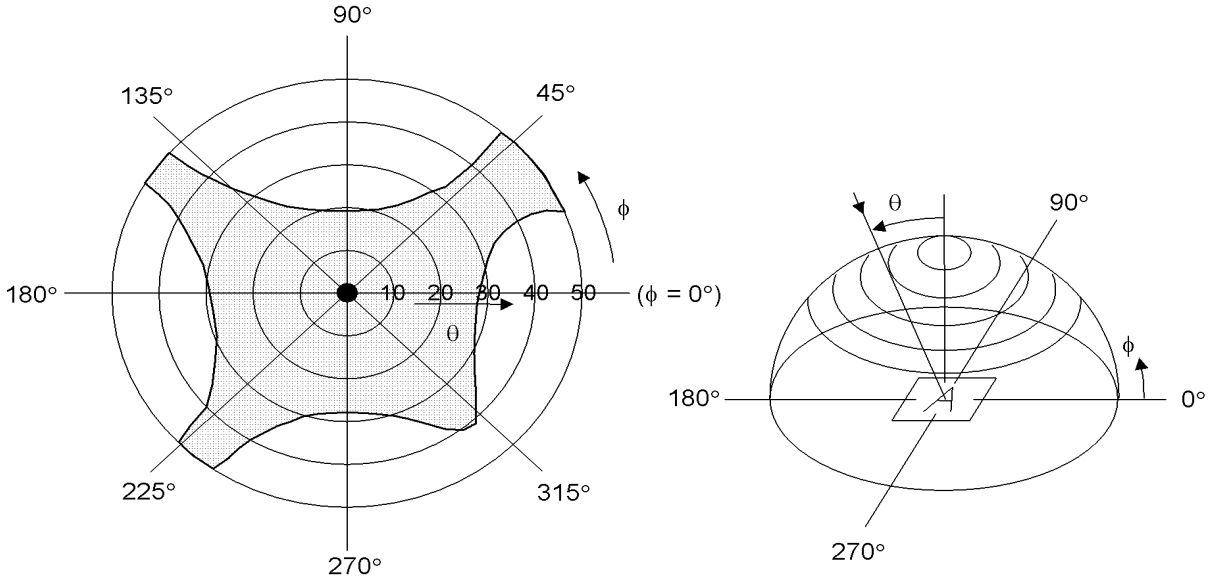


Fig. 8

8.2.Definition of Viewing Angle and Optimum Viewing Area（角度及び視角範囲）

*Point • shows the point where contrast ratio is measured. : θ= 0°, ϕ= -°
コントラスト比測定点： θ＝0°, ϕ＝－° ・・・ ●印ポイント
*Driving condition: Ff=60Hz
（駆動条件）

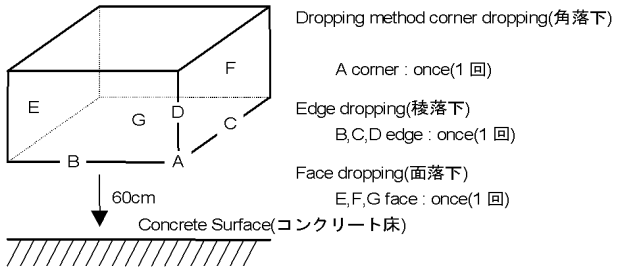


*Area ▭ shows typ. CR≧5
CR≧5 を満足する標準視角範囲 ・・・ ▭ 部

9.Test（試験）

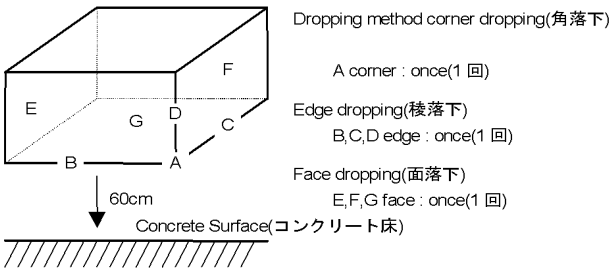
No abnormal function and appearance are found after the following tests.
下記の試験を実施した後、表示及び動作に異常がないこと。

Conditions: Unless otherwise specified, tests will be conducted under the following condition.
Temperature: 20±5°C
Humidity : 65±5%RH
tests will be not conducted under functioning state.
条件：特に指定の無い限り、温度 20±5℃、湿度 65±5%、無通電状態で行う。

No.	Parameter（項 目）	Conditions（試 験 内 容）	Notes(注記)
1	High Temperature Operating （高温動作試験）	70°C±2°C, 240hrs (operation state) （通電）	
2	Low Temperature Operating （低温動作試験）	-20°C±2°C, 240hrs (operation state) （通電）	1
3	High Temperature Storage （高温保存試験）	80°C±2°C, 240hrs	2
4	Low Temperature Storage （低温保存試験）	-30°C±2°C, 240hrs	1,2
5	Damp Proof Test （耐湿試験）	60°C±2°C, 85~90%RH, 240hrs	1,2
6	Heat Cycle Test （ヒートサイクル試験）	-40°C±2°C↔80°C±2°C(30min each), 20cycle	
7	Vibration Test （振動試験）	Total fixed amplitude（全振幅）: 1.5mm Vibration Frequency（振動周波数）: 10~55Hz One cycle 60 seconds to 3 directions of X, Y, Z for each 15 minutes （1 往復 1 分間 X,Y,Z 3 方向各 15 分間）	3
8	Shock Test （梱包落下）	To be measured after dropping from 60cm high on the concrete surface in packing state. （正規の梱包状態にて 60cm の高さから下記の要領でコンクリート床へ落下）  	

No.	Parameter（項 目）	Conditions（試 験 内 容）	Notes(注記)
9	ESD Test （耐静電気試験）	Voltage the stamp passable to each terminal. Condition: Machine model(MIL test method) 試験条件:マシンモデル（ＭＩＬ法） Stamp passable voltage（試験電圧）: 300V Discharge Capacitor（放電容量）: 200pF Discharge Resister（放電抵抗）: 0Ω	

＜Touch Switch（タッチスイッチ）＞

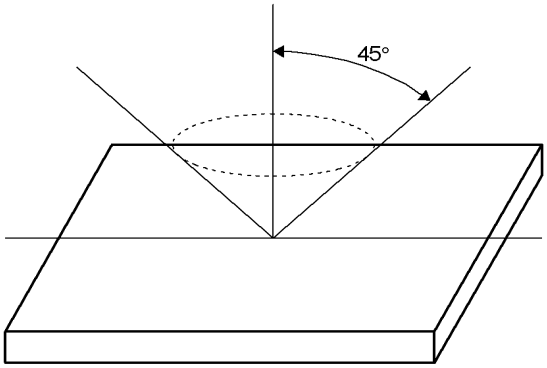
No.	Parameter（項 目）	Conditions（ 試 験 内 容）	Notes(注記)
1	High Temperature Operating （高温動作試験）	70°C±2°C, 240hrs (operation state) （通電）	
2	Low Temperature Operating （低温動作試験）	-20°C±2°C, 240hrs (operation state) （通電）	1
3	High Temperature Storage （高温保存試験）	80°C±2°C, 240hrs	2
4	Low Temperature Storage （低温保存試験）	-30°C±2°C, 240hrs	1,2
5	Damp Proof Test （耐湿試験）	40°C±2°C,90~95%RH, 240hrs	1,2
6	Vibration Test （振動試験）	Total fixed amplitude(全振幅) : 1.5mm Vibration Frequency(振動周波数) : 10~55Hz One cycle 60 seconds to 3 directions of X, Y, Z for each 15 minutes. （1 往復 1 分間 X,Y,Z 3 方向 各 15 分間）	3
7	Shock Test （衝撃試験）	To be measured after dropping from 60cm high on the concrete surface in packing state. （正規の梱包状態にて 60cm の高さから下記の要領でコンクリート床へ落下）  	

Note 1 :No dew condensation to be observed.
Note 2: The function test shall be conducted after 4 hours storage at the normal Temperature and humidity after removed from the test chamber.
Note 3 :Vibration test will be conducted to the product itself without putting it in a container.
注 1：結露しないこと。
注 2：試験後、常温常湿に 4 時間放置した後、測定する。
注 3：容器を用いずモジュール単品で行う。

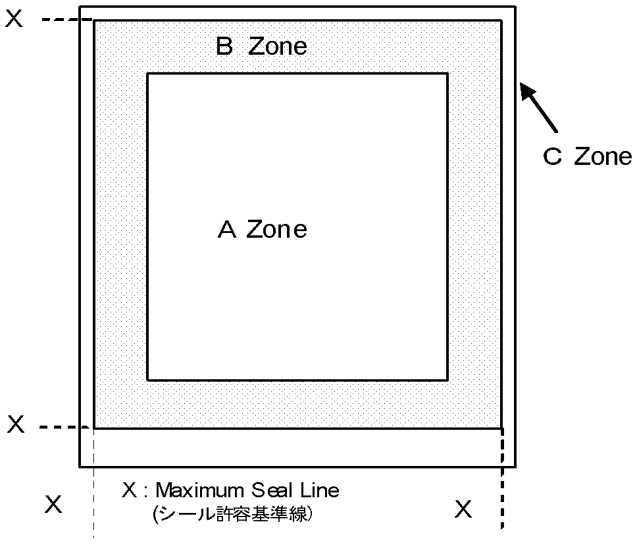
10.Appearance Standards（外観規格）

10.1.Viewing distance and angle（視認距離と角度）

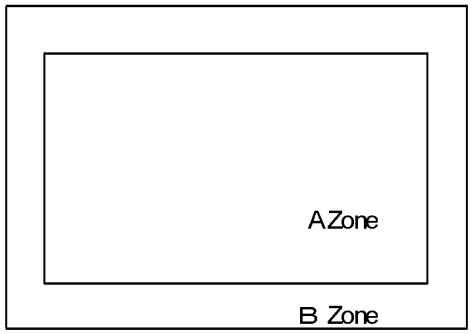
The LCD shall be inspected 300~ 750lx white fluorescent light.
The distance between the eyes and the sample shall be 35±5cm.
All directions for inspecting the sample should be within 45°against perpendicular line.
LCD は 300~ 750lx の白色蛍光灯下で検査する。
サンプルとの距離 35cm±5cm で目視により検査を行う。
サンプルを目視する方向は、垂線に対して前後左右 45゜の範囲内とする。



10.2.Definition of applicable Zones(サンプルの適用ゾーンの定義)



＜Touch Switch（タッチスイッチ）＞



A Zone: Active display area
（A ゾーン：ドット部）
B Zone: Out of active display area ~ Maximum seal line
（B ゾーン：X から A ゾーンまでの領域）
（C ゾーン：X より外側の領域）

A Zone + B Zone = Validity viewing area
（A ゾーン＋B ゾーン＝有効視野範囲）

A Zone: Active area
（A ゾーン：アクティブ部）

B Zone: Rest parts C Zone: Rest parts
（B ゾーン：その他の部分）

10.3.Standards（規格）

<table>
<tr><th>No.</th><th>Parameter（項目）</th><th>Criteria（判定基準）</th></tr>
<tr><td>1</td><td>Black and White Spots, Foreign Substances（黒白点・異物）</td><td>
(1) Round Shape（円状のもの）
<table>
<tr><th rowspan="2">Zone(領域) / Dimension(大きさ) (mm)</th><th colspan="3">Acceptable Number（許容個数）</th></tr>
<tr><th>A</th><th>B</th><th>C</th></tr>
<tr><td>D < 0.1</td><td colspan="2">Disregard（無視）</td><td rowspan="3">Disregard（無視）</td></tr>
<tr><td>0.1 < D ≤ 0.3</td><td colspan="2">2</td></tr>
<tr><td>D ≥ 0.3</td><td colspan="2">0</td></tr>
</table>
D = (Long + Short) / 2　　平均直径　D＝（長径＋短径）/ 2
*Each dot must keep the size over 1/2.
各ドットは 1/2 以上のサイズを保つこと。
(2) Line Shape（線状のもの）
<table>
<tr><th rowspan="2">Zone(領域) / X(mm) / Y(mm)</th><th colspan="3">Acceptable Number（許容個数）</th></tr>
<tr><th>A</th><th>B</th><th>C</th></tr>
<tr><td>≤ 0.1</td><td>≤ 0.04</td><td colspan="2">Disregard（無視）</td><td rowspan="3">Disregard（無視）</td></tr>
<tr><td>≤ 2.0</td><td>≤ 0.04</td><td colspan="2">2</td></tr>
<tr><td>＞2.0</td><td>-</td><td colspan="2">0</td></tr>
</table>
X : Length（長さ）　Y : Width（幅）
</td></tr>
<tr><td>2</td><td>Air Bubbles (between glass & polarizer), Stroke marks（偏光板気泡・打痕）</td><td>
<table>
<tr><th rowspan="2">Zone(領域) / Dimension(大きさ) (mm)</th><th colspan="3">Acceptable Number（許容個数）</th></tr>
<tr><th>A</th><th>B</th><th>C</th></tr>
<tr><td>D < 0.15</td><td colspan="2">Disregard（無視）</td><td rowspan="3">*1</td></tr>
<tr><td>0.15 ≤ D ≤ 0.30</td><td colspan="2">3</td></tr>
<tr><td>0.3 < D</td><td colspan="2">0</td></tr>
</table>
D = (Long + Short) / 2　　平均直径　D＝（長径＋短径）/ 2
*1: No progresive. No float at the edge.
</td></tr>
<tr><td>3</td><td>Polarizer Scratches（偏光板キズ）</td><td>
<table>
<tr><th rowspan="2">Zone(領域) / X(mm) / Y(mm)</th><th colspan="3">Acceptable Number（許容個数）</th></tr>
<tr><th>A</th><th>B</th><th>C</th></tr>
<tr><td>≤ 0.1</td><td>≤ 0.04</td><td colspan="2">Disregard（無視）</td><td rowspan="3">Disregard（無視）</td></tr>
<tr><td>≤ 2.0</td><td>≤ 0.04</td><td colspan="2">2</td></tr>
<tr><td>＞2.0</td><td>-</td><td colspan="2">0</td></tr>
</table>
</td></tr>
<tr><td>4</td><td>Polarizer（偏光板）</td><td>Not to be conspicuous defects.（著しい欠点のなきこと。）
Limit sample shall be determined by the arising demand.
（限度サンプルは発生する要求によって決定されるものとする。）</td></tr>
<tr><td>5</td><td>Polarizer Dirts（偏光板汚れ）</td><td>If the stains are removed easily from LCDP surface, the module is defective.（簡単に拭き取れるものは良品とする。）</td></tr>
</table>

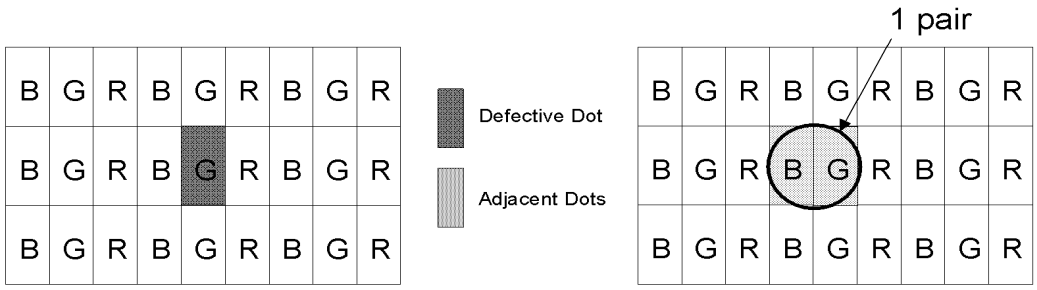
<table>
<tr><th>No.</th><th>Parameter（項目）</th><th>Criteria（判定基準）</th></tr>
<tr><td>6</td><td>Glass Scratches
（ガラスキズ）</td><td>Not to be conspicuous defects.（著しい欠点のなきこと。）
Limit sample shall be determined by the arising demand.
（限度サンプルは発生する要求によって決定されるものとする。）</td></tr>
<tr><td>7</td><td>Distance between Different Foreign Substance Defects
（異なる異物間の距離）</td><td>D ≤ 0.2 : 20mm or more（異物間の距離は 20mm 以上とする。）
0.2 < D : 40mm or more（異物間の距離は 40mm 以上とする。）</td></tr>
<tr><td>8</td><td>(a) Bright Dot
(b) Dark Dot</td><td>
<table>
<tr><th>Zone(領域)
Dimension(大きさ) (mm)</th><th colspan="3">Acceptable Number(許容個数)</th></tr>
<tr><th></th><th>A</th><th>B</th><th>C</th></tr>
<tr><td>Bright Dot</td><td colspan="2">3</td><td rowspan="2">Disregard
（無視）</td></tr>
<tr><td>Dark Dot</td><td colspan="2">2</td></tr>
<tr><td>TOTAL（合計）</td><td colspan="3">4</td></tr>
</table>
*Green bright dots : 2 dots or less
</td></tr>
<tr><td>9</td><td>TWO Adjacent Dot
（隣接した２ドット）</td><td>
<table>
<tr><th>Zone(領域)
Dimension(大きさ) (mm)</th><th colspan="3">Acceptable Number(許容個数)</th></tr>
<tr><th></th><th>A</th><th>B</th><th>C</th></tr>
<tr><td>Bright Dot</td><td colspan="2">3 PAIRS</td><td rowspan="2">Disregard
（無視）</td></tr>
<tr><td>Dark Dot</td><td colspan="2">2 PAIRS</td></tr>
</table>
</td></tr>
<tr><td>10</td><td>Three or More Adjacent Dot
（隣接した 3 ドット以上）</td><td>NOT ALLOWED.（無きこと）</td></tr>
<tr><td>11</td><td>Defect Distance
（欠陥距離）</td><td>Bright Dot : 5mm min
Dark Dot : 5mm min</td></tr>
<tr><td>12</td><td>Defect Distance
（欠陥距離）</td><td>NOT ALLOWED.（無きこと）</td></tr>
</table>

Note 1: Bright Dot and Dark Dots are defined as follows:
Visible through 5% transmission ND filter and not visible through 1% transmission ND filter under the condition that black image (color 0) is on the display.

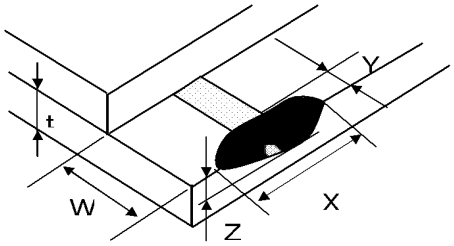
Note 2: No.8,9,10,11,12 inspection criteria
Include below with the 8.2.1.conditions for common inspection

Luminance	:	250	[lx](Transmission)
		750	[lx](Reflection)
Distance	:	30～40	[cm] (Perpendicular from panel surface)
Time	:	5	[S] (After ND filter has been placed)

Note 3: Definition of adjacent



The defects that are not defined above and considered to be problem shall be reviewed and discussed by both parties.

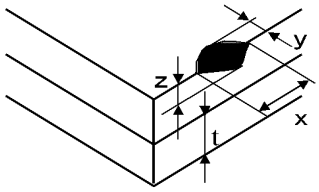
No.	Parameter（項目）	Criteria（判定基準）
13	Chipped Glass （ガラス欠け）	(1) Electrode Pad Areas and Terminal Areas  NG when chipping is produced on witing or terminal. other

W	X	Y	Z
W ≤ 2.0	Disregard	Y ≤ 0.3	Disregard
2.0< W≤ 3.5		Y ≤ 0.5	
3.5< W≤ 4.0		Y ≤ 0.8	
4.0< W≤ 5.0		Y ≤ 1.0	
W=5.0+ α		Y=1.0+ α	

Y: depth direction to ridge line.

W: The length of FPC contact part.

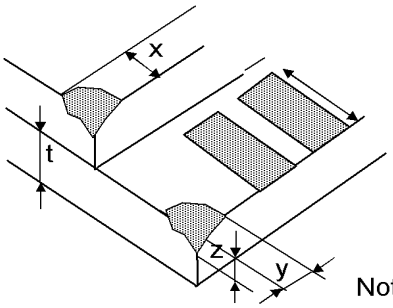
(2) Other than electrode pad areas and corner areas



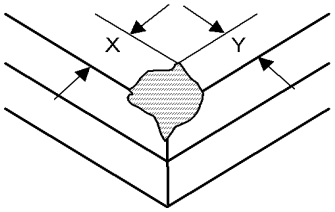
X	Y	Z
≤ 2 × t	≤	Disregard

*For LCD module with holder

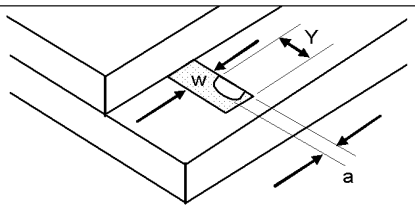
It is disregard. When it has no problem for appearance, reliability and progressiveness.

<table>
<tr><th>No.</th><th>Parameter（項目）</th><th>Criteria（判定基準）</th></tr>
<tr><td></td><td></td><td>
(3) Corner Areas
① Electrode Pad Areas
NG when chipping is produced on witing or terminal.
other


<table>
<tr><th>X</th><th>Y</th><th>Z</th></tr>
<tr><td>≤ 2 × t</td><td>≤</td><td>Disregard</td></tr>
</table>
*Penetration Crack Number: 1
When there are 2 points.
Z ≤ 1/2 t
Not covered on the marks or symbols.

② Other than electrode pad Areas


X ≤ 1.5 & Y ≤ 0.5
Or
X ≤ 0.5 & Y ≤ 1.5
*The direction of board thickness is disregarded.

*For LCD module with holder
It is disregard. When it has no problem for appearance, reliability and progressiveness.
*It is not approved when a glass chip occurs with the part of the seal, wiring, terminal and, Polarizer.
</td></tr>
<tr><td>14</td><td>Leak of terminal</td><td>


a /w ≤ 1/3 & Y ≤ 0.9
Y :Length of pattern lack
a :Width of the pattern lack
w :Width of terminal
</td></tr>
</table>

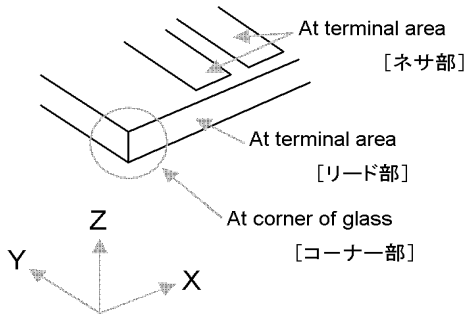
＜Touch Switch（タッチスイッチ）＞

<table>
<tr><th>No.</th><th>Parameter（項目）</th><th>Criteria（判定基準）</th></tr>
<tr><td>1</td><td>Black Spots /
White Spots
（黒点／白点）</td><td>
(1) Round Shape（円状のもの）
<table>
<tr><th rowspan="2">Zone(領域)
Dimension(大きさ) (mm)</th><th colspan="2">Acceptable Number（許容個数）</th></tr>
<tr><th>A</th><th>B</th></tr>
<tr><td>D ≦ 0.10</td><td>Disregard（無視）</td><td rowspan="4">Disregard
（無視）</td></tr>
<tr><td>0.10 ＜ D ≦ 0.15</td><td>2</td></tr>
<tr><td>0.15 ＜ D ≦ 0.17</td><td>1</td></tr>
<tr><td>0.17 ＜ D ≦ 0.25</td><td>0</td></tr>
</table>
D = (Long + Short) / 2　　平均直径　D =（長径＋短径）／2

(2) Line Shape（線状のもの）
<table>
<tr><th rowspan="2">Zone(領域)
X(mm)
Y(mm)</th><th colspan="2">Acceptable Number（許容個数）</th></tr>
<tr><th>A</th><th>C</th></tr>
<tr><td>－</td><td>W≦0.01</td><td>Disregard（無視）</td><td rowspan="5">Disregard
（無視）</td></tr>
<tr><td>L ≦2.0</td><td>W≦0.015</td><td>2</td></tr>
<tr><td rowspan="2">L ≦1.0</td><td>W≦0.02</td><td>1</td></tr>
<tr><td>W≦0.05</td><td>0</td></tr>
<tr><td>－</td><td>W>0.05</td><td>Same as Round Shape</td></tr>
</table>
X : Length（長さ）　Y : Width（幅）

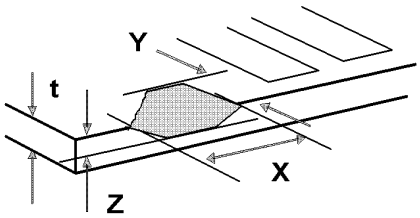
Total defects shall not exceed 5.
（全体の許容個数は 5 個とする。）
</td></tr>
<tr><td>2</td><td>Glass Scratches
（ガラスキズ）</td><td>Not to be conspicuous defects.
（著しい欠点のなきこと。）
Establish limit samples if required.
（限度見本が発生した場合は、両者協議の上、決定する。）</td></tr>
<tr><td>3</td><td>Glass Dirts
（ガラス汚れ）</td><td>If the stains are removed easily from LCDP surface, the module is not defective.
（簡単に拭き取れるものは良品とする。）</td></tr>
</table>

No.	Parameter（項目）	Criteria（判定基準）
4	Glass Chips （ガラス欠け）	



X：稜線に対して幅方向
Y：稜線に対して奥行方向
Z：稜線に対して板厚方向

(1) At terminal area ［リード部］

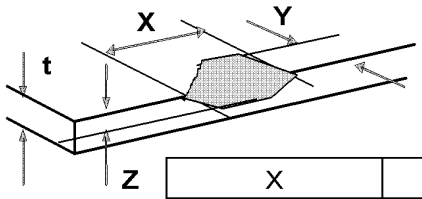


Unit：mm

X	Y	Z
≦ 7.0	≦ 0.7	≦ 2/3t
≦ 5.0	≦ 1.0	≦ 2/3t
≦ 2.5	≦ 2.0	≦ 2/3t

t ：glass thickness ［板厚］

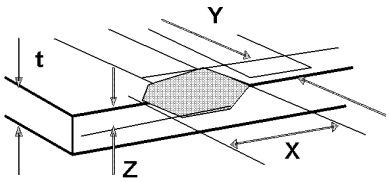
(2) At other area except terminal area ［リード部以外］



Unit：mm

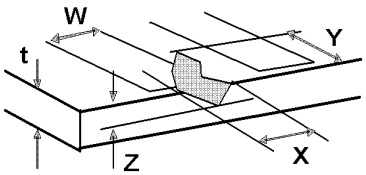
X	Y	Z
Disregarded	≦ 0.4	Disregarded
≦ 2.5	≦ 0.7	= t
≦ 3.5	≦ 1.0	≦ 1/2t
≦ 5.5	≦ 1.5	≦ 1/3t

(3) At terminal area ［ネサ部］



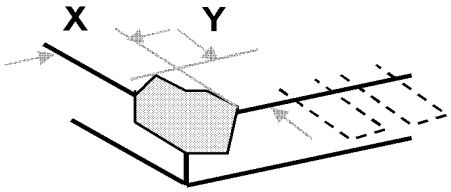
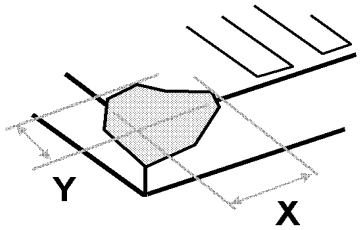
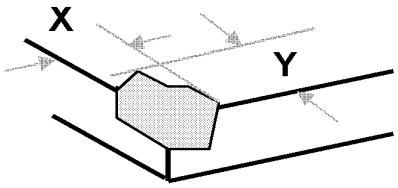
Unit：mm

X	Y	Z
—	≦ 0.5	≦ t



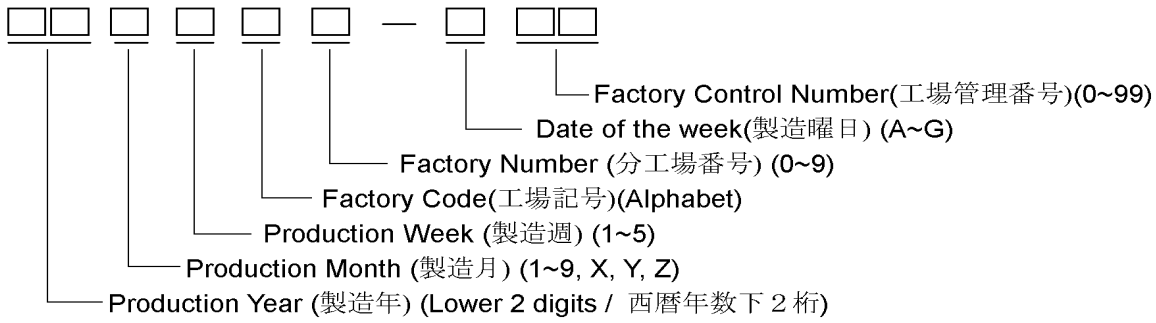
Unit：mm

X	Y	Z
≦ W/3	≦ 1.0	≦ t

No.	Parameter（項目）	Criteria（判定基準）
4	Glass Chips （ガラス欠け）	(4) At corner of glass ［コーナー部］ ① At terminal area ［リード部］   Unit：mm X＋Y ≦ 4.0 ② At other area except terminal area ［リード部以外］  Unit：mm X＋Y ≦ 3.0 ※ Disregarded the glass thickness（板厚方向は無視） Total Glass Chips shall not exceed five. （ガラス欠けは、総個数5個までとする。） Glass Chips shall be judged by size of them. （ガラス欠けは、大きさでのみ判定する。） Glass Chipshall not progress （ガラス欠けは、進行性無き事。）

11. Code System of Production Lot（製造ロット番号）

The production lot of module is specified as follows.
モジュールの製造ロット番号は、次のように表記する。



12. Type Number（製品型式）

The type number of module is specified as follows.
このモジュールの製品型式は、次のように表示する。

355149AM

13. Applying Precautions（運用上の注意）

Please contact us when questions and/or new problems not specified in this Specifications arise.
本仕様書に関する疑義、または記載項目以外の問題が発生した場合、両者協議の上処理することとする。

14. Precautions Relating Product Handling（製品取扱い上の注意）

The Following precautions will guide you in handling our product correctly.
本製品を正しくご使用頂く為に、次の事項にご注意下さい。

1) Liquid crystal display devices
(1) The liquid crystal display panel used in the liquid crystal display module is made of late glass. Avoid any strong mechanical shock. Should the glass break handle it with care.
(2) The polarizer adhering to the surface of the LCD is made of a soft material. Guard against scratching it.
(3) Avoid any strong mechanical shock. Should the glass break handle it with care.

1）液晶表示素子について
（1）液晶表示モジュールに使用している液晶表示素子は、板ガラスで作られていますので強い機械的衝撃を与えないで下さい。
割れが発生した場合は、危険ですから取り扱いには十分ご注意下さい。
（2）液晶表示素子の表面に貼り付けてある偏光板は、軟らかい材料でできている為、傷をつけないようにして下さい。
（3）割れが発生した場合は、危険ですから取り扱いには十分ご注意下さい。

2) Care of the liquid crystal display module against static electricity discharge.
(1) When working with the module, be sure to ground your body and any electrical equipment you may be using. We strongly recommend the use of anti static mats (made of rubber), to protect worktables against the hazards of electrical shock.
(2) Avoid the use of work clothing made of synthetic fibers. We recommend cotton clothing or other conductivity-treated fibers.
(3) Slowly and carefully remove the protective film from the LCD module, since this operation can generate static electricity.

2）液晶表示モジュールの取り扱いについて（静電対策）
（1）人体、電気設備には必ずアースをして下さい。また、作業台は万一の電撃ショック等の心配がある為、静電防止マット（ラバー）をお薦めします。
（2）作業衣は化繊を避けて、木綿か導電処理された繊維の使用をお薦めします。
（3）静電気が発生しますので、液晶表示板の保護フィルムはゆっくりと剥がして下さい。

3) When the LCD module must be stored for long periods of time:
(1) Protect the modules from high temperature and humidity.
※ Conditions: Temperature: 0℃~40℃ Humidity: Less than 60%RH
No dew condensation to be observed
(2) Keep the modules out of direct sunlight or direct exposure to ultraviolet rays.
(3) Protect the modules from excessive external forces.

3）液晶表示モジュールを単体で長期保管しなければならない場合について
（1）高温、高湿の場所で保管しないで下さい。
※ 保管条件：０℃～40℃ 60%RH 以下 結露の発生なきこと。
（2）直射日光、あるいは紫外線が直接当たらないようにして下さい。
（3）外部から余計な力が加わらないようにして下さい。

4) Use the module with a power supply that is equipped with an overcurrent protector circuit,since the module is not provided with this protective feature.

4）液晶表示モジュールには、過電流保護回路が入っておりませんので、万一の場合に備え、過電流保護回路内蔵の電源をご使用下さい。

5) Do not ingest the LCD fluid itself should it leak out of a damaged LCD module. Should hands or clothing come in contact with LCD fluid, wash immediately with soap.

5）液晶表示モジュールが破損し、液晶（液体状）がもれ出してきた場合、口に入れないようにして下さい。
液晶が手足や衣服などに付着した場合には、直ちに石けんで洗い流して下さい。

6) Conductivity is not guaranteed for models that use metal holders where solder connections between the metal holder and the PCB are not used. Please contact us to discuss appropriate ways to assure conductivity.

6）メタルホルダーを使用する機種において、メタルホルダーと基板を半田付けしていない仕様の場合は、導通を保証しません。確実な導通を希望される場合は、別途ご相談下さい。

7) For models which use touch panels:
(1) Do not stack up modules since they can be damaged by components on neighboring modules.
(2) Do not place heavy objects on top of the product. This could cause glass breakage.

7）タッチパネルを使用する機種について
（1）重ね置きをしないで下さい。エッジで製品を傷つけることがあります。
（2）上に重量物を置かないで下さい。

8) For models which use COG,TAB,or COF:
(1) The mechanical strength of the product is low since the IC chip faces out unprotected from the rear. Be sure to protect the rear of the IC chip from external forces.
(2) Given the fact that the rear of the IC chip is left exposed, in order to protect the unit from electrical damage, avoid installation configurations in which the rear of the IC chip runs the risk of making any electrical contact.

8）ＣＯＧ，ＴＡＢ，ＣＯＦを使用する機種について
（1）ＩＣチップ裏面がそのまま露出している為、機械的強度が低くなっています。取扱いに際しては、ＩＣチップ裏面に強い外力が加わらないよう十分注意して下さい。
（2）ＩＣチップ裏面がそのまま露出している為、電気的破壊防止としてＩＣチップ裏面に電気的接触が発生するような実装構造は避けて下さい。
また、光による誤動作を防止し、電気的特性を確保するため、光が当たらない実装構造として下さい。

9) Models which use flexible cable, heat seal, or TAB:
(1) In order to maintain reliability, do not touch or hold by the connector area.
(2) Avoid any bending, pulling, or other excessive force, which can result in broken connections.

9）フレキ，ヒートシール，ＴＡＢを使用する機種について
（1）信頼性確保の為、コネクション部分は持たないで下さい。
（2）断線の可能性がある為、無理な折り曲げや、引っ張り等の強い力を加えないで下さい。

10) In case of buffer material such as cushion / gasket is assembled into LCD module, it may have an adverse effect on connecting parts (LCD panel-TCP / HEAT SEAL / FPC / etc., PCB-TCP / HEAT SEAL / FPC etc., TCP-HEAT SEAL, TCP-FPC, HEAT SEAL-FPC, etc.,) depending on its materials.
Please check and evaluate these materials carefully before use.

10）液晶モジュールにクッション材等を装着する場合、クッション材等の材質により、液晶モジュール接続部（ＬＣＤパネルとＴＣＰ／ヒートシール／ＦＰＣ等、ＰＣＢとＴＣＰ／ヒートシール／ＦＰＣ等、ＴＣＰ／ヒートシール／ＦＰＣ等の相互の接続部）に悪影響を及ぼす可能性がありますので、事前に十分な評価をして下さい。

11) In case of acrylic plate is attached to front side of LCD panel, cloudiness (very small cracks) can occur on acrylic plate, being influenced by some components generated from polarizer film.
Please check and evaluate those acrylic materials carefully before use.

11）液晶パネルの前面にアクリル板を設置する場合、アクリルの材質により、偏光板から発生する成分の影響でアクリル板に白濁（微細なクラック）が発生する可能性がありますので、事前に十分な評価を実施して下さい。

12) Flickering due to optical interference may occur by combination of a) LCD driving frame frequency decided by either internal oscillator in driver IC or external clock input by the customer and b) lighting frequency of either backlight or other light sources.
Please evaluate enough at the environment of actual use, and decide the driving condition that does not cause flickering.

12）ドライバIC内蔵発振回路あるいは外部入力クロックによって決定された液晶駆動フレーム周波数の値によっては、バックライト、その他の光源の点灯周波数あるいは調光周波数との光学的な干渉によるフリッカーが発生する可能性がありますので、実使用環境における十分な評価を行い、フリッカーの発生しない条件にてご使用下さい。

13) Please be advised that do not apply DC voltage to the LCD.
If DC voltage is applied to the LCD, then it may cause poor display quality.

13）液晶表示素子にＤＣが印加されないように注意願います。
印加された場合、表示不良の原因となります。

15. Warranty（保証条件）

This product has been manufactured to your company's specifications as a part for use in your company's general electronic products. It is guaranteed to perform according to delivery specifications. For any other use apart from general electronic equipment, we cannot take responsibility if the product is used in medical devices, nuclear power control equipment, aerospace equipment, fire and security systems, or any other applications in which there is a direct risk to human life and where extremely high levels of reliability are required. If the product is to be used in any of the above applications, we will need to enter into a separate product liability agreement.

当該製品は、御社の一般的電子機器製品用の部品として、御社設計ご指示に基づき製造されたものであり、当該納入仕様書保証条件に準拠するものです。万一、当該製品が一般電子機器以外の直接人命に関わる医療機器、原子力制御機器、航空宇宙機器、防災防犯装置等の極めて高い信頼性を要求される用途に使用される場合、弊社としては一切の責任を負いません。
尚、かかる用途に使用される場合、製造物責任に関する契約を、別途締結して頂くようお願い申し上げます。

1) We cannot accept responsibility for any defect, which may arise from additional manufacturing of the product (including disassembly and reassembly), after product delivery.

1) 納入後に行われた追加工（分解・再組立を含む）における不具合につきましては、その責任を負いません。

2) We cannot accept responsibility for any defect, which may arise after the application of strong external force to the product.

2) 外力が加わったことにより発生する不具合につきましては、その責任を負いません。

3) We cannot accept responsibility for any defect, which may arise due to the application of static electricity after the product has passed your company's acceptance inspection procedures.

3) 御社製品検査にて合格し、出荷された後、静電気等が印加されて発生する不具合につきましては、その責任を負いません。

4) We cannot accept responsibility for intellectual property of a third party, which may arise through the application of our product to your assembly with exception to those issues relating directly to the structure or method of manufacturing of our product.

4) 当該製品を使用したことにより起因する工業所有権の諸問題については、当該製品の構造や製法に直接関わるもの以外につきましては、その責任を負いません。

5) We will not be held responsible for any quality guarantee issue for defect products judged as our-origin in 2 (two) years from our production or 1(one) year from KYOCERA Display Group delivery which ever is shorter.

5) 弊社に起因すると判定された不具合品の無償保証期間につきましては、弊社製造後より２年、若しくは弊社出荷後、又は取扱店出荷後１年のどちらか短い期限とさせて頂きます。